Семейство универсальных модулей АЦП, ЦАП, цифрового ввода-вывода с интерфейсами USB и Ethernet

Преобразователи напряжения измерительные

E-502-P1-EU-D2-A1-I
E-502-P1-EU-X-A1-I
E-502-P-EU-D-I
E-502-P-EU-D
E-502-X-EU-X
E-502-X-U-D
E-502-X-U-X

Руководство пользователя

Ревизия документа: 2.0.0
Октябрь 2023

ООО "Л КАРД"

117105, г. Москва, Варшавское ш., д. 5, корп. 4, стр. 2

тел.: (495) 785-95-25 факс: (495) 785-95-14

Адреса в Интернет:

http://www.lcard.ru

E-Mail:

Отдел продаж: sale@lcard.ru

Техническая поддержка: support@lcard.ru

Отдел кадров: job@lcard.ru

Общие вопросы: lcard@lcard.ru

Отдел производства: pro@lcard.ru

Автор руководства: Гарманов А. В.

Ресурсы техподдержки в Интернет:

Выбор оборудования: http://www.lcard.ru/products/hardware_choice

Форум технической поддержки: http://www.lcard.ru/forums/viewforum.php?id=1

Форум выбора оборудования: http://www.lcard.ru/forums/viewforum.php?id=2

FAQ (вопросы и ответы): http://www.lcard.ru/support/download

Терминология: http://www.lcard.ru/lexicon

Статьи: http://www.lcard.ru/articles

Выбор датчиков: http://www.lcard.ru/info/sensors_vendors

Модуль **E-502**© Copyright 2014-2023, ООО “Л Кард”. Все права защищены.

История ревизий настоящего документа

Дата	**Ревизия документа**	**Содержание изменения**
09.2014	1.0.0	Предварительные данные
05.2015	1.0.1	Изменён рабочий темп. диапазон (рис. 1-1), дополнена Глава 2, Глава 4. Добавлен п. 4.8, Глава 7, скорректированы технические данные – Глава 5.
05.2016	1.0.2	В п. 1.1 добавлен вариант заказа **E-502-X-EU-X**
10.2016	1.0.3	Исправлены ошибки на рисунках п.6.3
01.2017	1.0.4	Внесены сведения об индустриальном варианте исполнения. Изменён рис. 1-1.
01.2017	1.0.5	Исправлена ошибка о наличии резисторных подтяжек на входах DI (п. 5.3, 6.3)
01.2017	1.0.6	Приведён в соответствие рабочий температурный диапазон в таблице п. 5.9, дополнен п. 5.8, дополнены таблицы в пп. 1.1.1., 2.1
02.2017	1.0.7	Добавлен п. 3.3.4.1
06.2017	1.0.8	Добавлены пояснения в п. 2.3.3, добавлен п. 2.8
06.2017	1.0.9	Добавлено предупреждение в п. 3.3.5.2
10.2017	1.1.0	Добавлен индустриальный вариант исполнения. Приведены в соответствие характеристики по результатам подготовки семейства *Преобразователей напряжения измерительных L-CARD* к сертификации как Средства Измерения. Дополнен п. 3.3.8. Добавлен п. 4.7
01.2018	1.1.1	Вставлен п. 7.1, дополнен чертёж в п. 7.2 размерами, задающими привязку разъёмов, а также типами конструктивных элементов
02.2018	1.1.1	На стр. 5 дополнена информация о внесении в Госреестр СИ, знак соответствия внесён на титульную страницу. Добавлен абзац со сноской на стр. 10
02.2018	1.1.2	Отредактирован п. 3.3.8, дополнены пп. 3.3.9 – 3.3.12. Отредактирован п.5.3.
08.2018	1.1.3	На рисунках в п. 4.6 отредактировано название цепи: GND заменено на AGND. Вставлена ссылка на полезную статью в п. 4.6
01.2019	1.1.4	Добавлены пп. 4.4.3, 4.4.4, 4.4.5. Образован подзаголовок п. 4.4.6
01.2019	1.1.5	Добавлена ссылка в п. 6.1.9 на новую статью [6]
04.2019	1.1.6	Исправлены опечатки на рисунках пп. 6.1.7.2, 6.1.8.2, 6.1.9
04.2019	1.1.7	Исправлены комментарии к пп. 6.1.1.5, 6.1.1.6
06.2019	1.1.8	В пп. 3.3.1, 3.3.2, 5.5 изменено значении внешней опорной частоты
06.2021	1.1.9-1.1.10	Актуализирован п. 2.8
08.2022	1.1.11	Проведена корректура документа
09.2023	1.1.12	В пп. 3.4, 3.5 добавлен вариант комплектации LPC4357
10.2023	2.0.0	Добавлены сведения о преобразователях E-502-P1

При чтении данного документа в электронном виде для облегчения навигации пользуйтесь электронным деревом оглавления (например, программы Acrobat Reader), а также гиперссылками внутри документа.

В тексте руководства встречаются гиперссылки на информационные разделы сайта www.lcard.ru : Терминология, FAQ.

Глава 1. Общее знакомство.

Компания L-Card представляет систему сбора данных **E-502** на основе интерфейсов USB и Ethernet. **E-502 –** эта система собственной разработки ООО “Л Кард”, она изготовлена на базе высокотехнологичного производства компании, обеспечивается собственная техподдержка и сопровождение.

E-502 обладает преемственностью архитектуры с L-502: переработке подвергнут только интерфейс с ПК с сохранением идентичного функционала с L-502, за исключением небольших функциональных отличий, которые будут рассмотрены в этом руководстве (п. 3.5, стр. 35). Программное обеспечение E-502 и L-502 также обладает преемственностью (общие библиотечные функции верхнего программного уровня ПК, идентичное ПО на уровне Blackfin).

Преобразователи E-502-X-U-X, E-502-X-U-X-I, E-502-X-EU-X, E-502-X-EU-X-I, E-502-X-U-D, E-502-X-U-D-I, E-502-P-EU-D, E-502-P-EU-D-I, внесены в Государственный реестр средств измерений в составе семейства преобразователей L-CARD **и их выпуск начался в 2018 году.**

Выпуск преобразователей **E-502-P1-EU-D2-A1-I** и **E-502-P1-EU-X-A1-I** запланирован на 2024 год.

Важнейшие характеристики E-502:

- АЦП: 16 бит, частота преобразования до 2 МГц, с коммутацией до 16-ти дифференциальных каналов или 32-х каналов с общей землёй. Поддиапазоны: ±10 В, ±5 В, ±2 В, ±1 В, ±0,5 В, ±0,2 В.
- В модификации E-502-…-D (-D2) присутствует инструментальный ЦАП: 16 бит, 2 канала, выход ±5 В, асинхронный или синхронный режим с частотой преобразования до 1 МГц по каждому каналу.
- Цифровой ввод: до 17-ти цифровых входов общего назначения, асинхронный или синхронный режим сбора данных с частотой до 2 млн. слов в секунду.
- Цифровой вывод: до 16-ти цифровых выходов общего назначения, с раздельным управлением сигналами разрешения выхода старшего и младшего байта, асинхронный или синхронный режим вывода данных с частотой до 1 млн. слов в секунду.
- Сигнальный процессор (в модификации E-502-P – Blackfin ADSP-BF523, SDRAM 32 МБ; в модификации E-502-P1 – ARM GD32F450, SDRAM 32 МБ) позволяет задействовать готовые “продвинутые” функции обработки сигнала и управления внутри **E-502** или самостоятельно заняться низкоуровневым программированием этих функций, разъём JTAG присутствует на плате.
- Гальваническая развязка обеспечивает изоляцию цифровых и аналоговых сигнальных входов-выходов относительно всех цепей компьютера.
- Система может состоять из одного и более модулей **E-502**, засинхронизированных друг от друга, от внутреннего или внешнего источника синхронизации при частоте преобразования АЦП до 1,5 МГц (в E-502-P1 – до 2,0 МГц).
- Вариант исполнения “I” (E-502-…- I) имеет индустриальный температурный диапазон и герметизацию лаком.

Система обозначений модулей **E-502** приведена на рис. 1-1, а модулей **E-502-P1 –** на рис. 1-2.

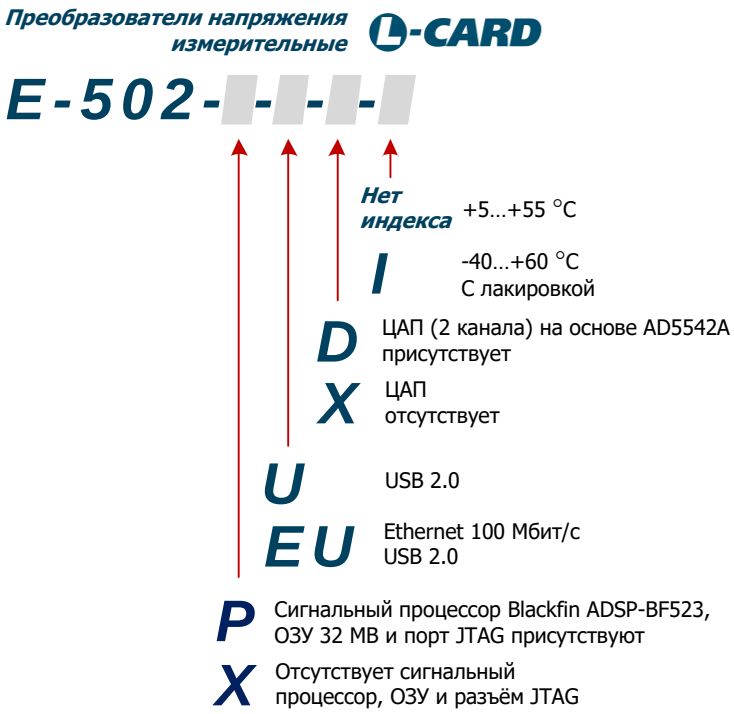


Рис. 1-1. Система обозначений модулей E-502 (за исключением E-502-P1)

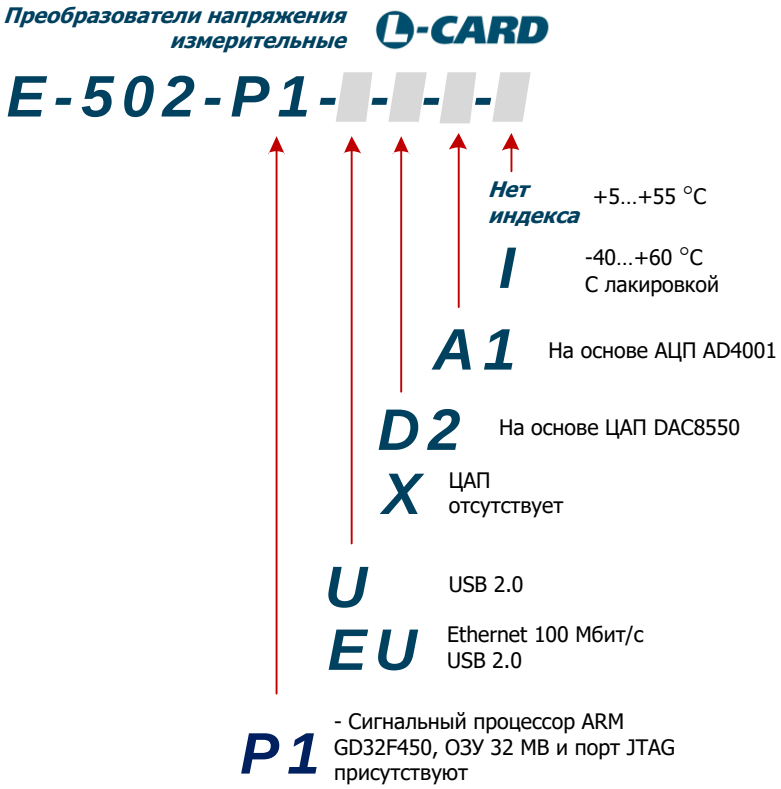


Рис. 1-2. Система обозначений модулей E-502-P1

1.1. Информация для заказа

Доступные для заказа модификации и варианты исполнения E-502:

E-502-P1-EU-D2-A1-I

E-502-P1-EU-X-A1-I

E-502-P-EU-D-I,

E-502-P-EU-D,

E-502-X-EU-X,

E-502-X-U-D,

E-502-X-U-X.

При выборе модификации модуля E-502 для заказа следует учесть, что при обращении в отдел продаж L-Card **ранее купленный модуль E-502 не может быть доработан до другой модификации или варианта исполнения.**

О других модификациях и вариантах исполнения, доступных для заказа, можно узнать в отделе продаж L-Card (sale@lcard.ru).

1.1.1. Комплект поставки

Кроме модуля E-502, в комплект поставки входят следующие аксессуары в зависимости от исполнения:

Аксессуар	Количество		Примечание
	E-502-P1-EU-D2-A1-I **E-502-P1-EU-X-A1-I** **E-502-P-EU-D-I,** **E-502-P-EU-D,** **E-502-X-EU-X**	**E-502-X-U-D** **E-502-X-U-X**	
Разъём DB-37F	1 шт.	1 шт.	Кабельная розетка
Разъём DB-37M	1 шт.	1 шт.	Кабельная вилка
Кожух DP-37C	2 шт.	2 шт.	Для разъёмов DB-37
Разъём DJK-10A прямой	1 шт.	1 шт.	Для подключения низковольтного питания от нештатного источника питания.
Кабель Ethernet Pathcord 5e, L=1,5 м	1 шт.	–	
Кабель USB, тип A-B, L=1,8 м	1 шт.	1 шт.	
Блок питания сетевой адаптер ~220V/=12V, 0.5A, нестабилизированный	1 шт.	1 шт.	Линейный трансформаторный блок питания для питания от сети ~220 В, 50 Гц
Джампер	2 шт.	2 шт.	Джампера конфигурации разрешения цифровых выходов прилагаются. Остальные джампера предустановлены внутри корпуса “по умолчанию”, п. 2.1, стр. 10

1.2. Внешний вид и основные элементы конструкции

Рис. 1-3. Вид спереди (на переднюю панель)

Рис. 1-4. Вид сзади (на заднюю панель)

Глава 2. Инсталляция и настройка.

2.1. Конфигурация E-502 “по умолчанию”.

E-502 поставляется с предустановками “по умолчанию”, соответствующими таблице ниже.

Конфигурация	**E-502-P1-EU-D2**	**E-502-P-EU-D** **E-502-P-EU-D-I**	**E-502-X-U-D**	**E-502-X-U-X** **E-502-X-EU-X**
Настройка разрешения старшего и младшего байта цифровых выходов DO на разъёме *Analog*	Программное управление (не установлены джампера на рис. 2-2 слева)	Программное управление (не установлены джампера на рис. 2-1 слева)	Программное управление (не установлены джампера на рис. 2-1 слева)	Программное управление (не установлены джампера на рис. 2-1 слева)
Настройка выхода DAC1 / +15V / AGND / NC на разъёме *Analog*	DAC1 (См. рис. 2-2)	DAC1 (См. рис. 2-1)	DAC1 (См. рис. 2-1)	NC (См. рис. 2-1)
Настройка выхода DAC2 / -15V / GNDD / NC на разъёме *Analog*	DAC2 (См. рис. 2-2)	DAC2 (См. рис. 2-1)	DAC2 (См. рис. 2-1)	NC (См. рис. 2-1)

Данную конфигурацию “Л Кард” устанавливает с помощью джамперов, находящихся на плате (рис. 2-1) внутри корпуса. Объяснение конфигурации см. в пп. 2.2.1, 2.2.2.

Если Вам необходима другая конфигурация джамперов, Вы можете указать эту конфигурацию при заказе[1].

Примечание: Как программно разрешить интерфейс Ethernet, объяснено в п.2.8.

[1] Иначе может возникнуть формальная коллизия, связанная с необходимостью вскрытия корпуса сертифицированного Средства Измерения.

2.2. Элементы внутренней конструкции и конфигурация E-502.

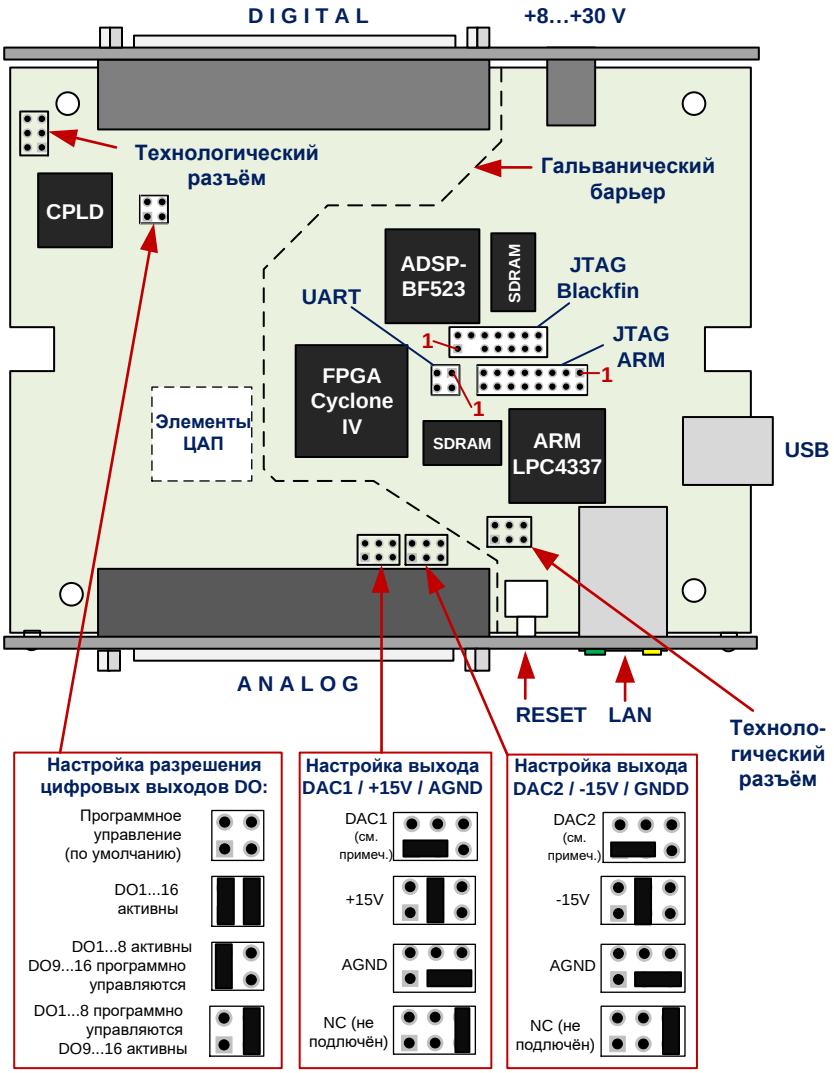


Рис. 2-1. Внутренняя конфигурация E-502 (за исключением E-502-P1)

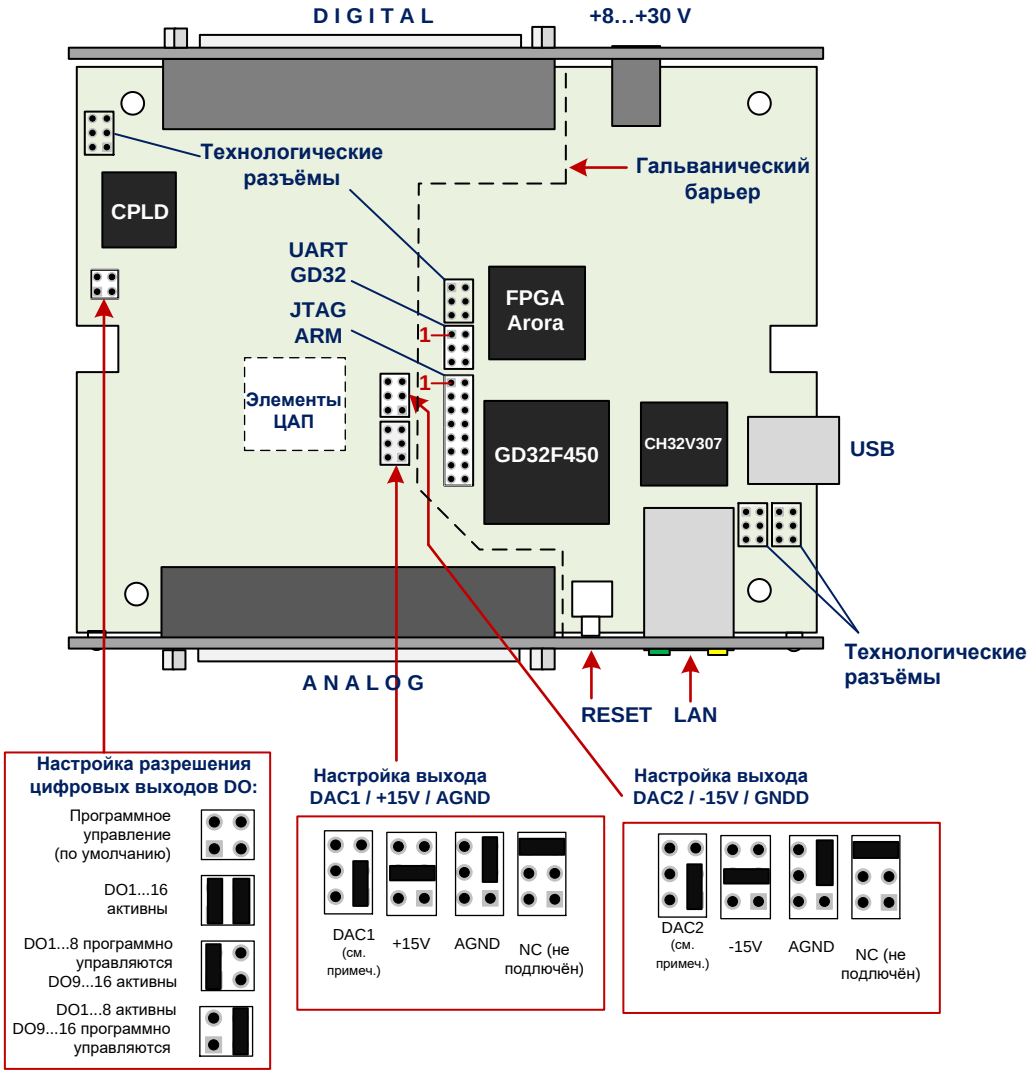


Рис. 2-2. Внутренняя конфигурация E-502-P1

Примечание к рис. 2-1: в модулях **E-502-X-U-X, E-502-X-EU-X** (без ЦАП) состояние DAC1 или DAC2 эквивалентно не подключенному состоянию данного выхода.

Внимание! Технологические разъёмы не предназначены для пользовательских подключений.

Для доступа к элементам внутренней конструкции следует снизу корпуса аккуратно снять резиновые ножки, открутить 4 самореза и разъединить крышки корпуса. Сборка производится в обратной последовательности.

2.2.1. Конфигурация выходов ЦАП разъёма Analog (DAC1/+15V/AGND/NC и DAC2/-15V/DGND/NC)

Если Ваша модификация E-502 (рис. 1-1) содержит ЦАП, то “по умолчанию” внутри E-502 выход ЦАП должен быть подключен к контактам 18,19 разъёма *Analog* (рис. 4-3, стр. 38).

При необходимости Вы можете самостоятельно изменить конфигурацию этих выходов путём перестановки джамперов согласно рис. 2-1.

Описание разъёма Analog приведено в п.4.4.1, стр. 38.

2.2.2. Конфигурация разрешения активного состояния цифровых выходов DO1…DO16 на разъёме Digital.

“По умолчанию” активация цифровых выходов на разъёме *Digital* (рис. 4-4, стр. 41) происходит программно, и, как показала практика, это устраивает пользователей в подавляющем большинстве случаев.

Но при необходимости цифровые выходы могут активироваться при включении питания (без возможности программного перевода в *третье состояние*) – в этом случае нужно установить один или два дополнительных джампера согласно рис. 2-1. Данная настройка делается в тех случаях, когда начальное высокоомное состояние цифровых выходов недопустимо для подключаемой нагрузки.

2.3. Функции светодиодов состояния на передней панели.

2.3.1. Светодиод LED1.

В обычном случае светодиод LED1 на передней панели индицирует состояния сбора данных модуля:

Состояние светодиода LED1	**Описание**
Красное свечение	E-502 включён и находится в режиме ожидания синхронного ввода-вывода.
Зелёное свечение	E-502 находится в режиме синхронного ввода-вывода.
Свечение отсутствует	Питание выключено.

В случае применения более одного модуля E-502, перед пользователем встаёт задача идентификация модуля, с которым в данный момент работает программа. Для “визуального решения” этой задачи предоставляется программная функция управления красным свечением светодиода LED1. Естественно, задачу автоматической идентификации модуля можно решить программно, читая программно доступный серийный номер модуля.

Примечание: поведение светодиода LED1 E-502 идентично поведению светодиода на панели L-502.

2.3.2. Светодиод LED2.

Светодиод LED2 на передней панели индицирует состояние интерфейса USB

Состояние светодиода LED2	**Описание**
Постоянное красное свечение	Есть соединение по USB на скорости Full-Speed (до 12 Мбит/с)
Не периодическое кратковременное красное свечение	Передача данных по USB на скорости Full-Speed (до 12 Мбит/с)
Постоянное зелёное свечение	Есть соединение по USB на скорости High-Speed (до 480 Мбит/с)
Переменное зелёное свечение	Передача данных по USB на скорости High-Speed (до 480 Мбит/с)
Желто-оранжевое свечение	Нет соединения по USB (не подключен кабель, не установлены драйвера или операционная система ПК не нашла USB-устройства E-502)
Периодично меняющееся красно-зелёное свечение	E-502 находится в сервисном режиме “загрузчика”, либо после долгого нажатия кнопки RESET, либо в процессе обновления ПО.
Свечение отсутствует	Питание выключено
Медленное периодическое красное свечение после включения питания	Ошибка теста SDRAM Если в данное состояние E-502 попал после включения питания, то это может являться либо признаком неисправности E-502, либо признаком тяжёлой внешней электромагнитной обстановки, что привело к сбою. Обратитесь в техподдержку “Л Кард”, если E-502 попадает в данное состояние после включения питания.

2.3.3. Светодиоды Link и Activity (на разъёме LAN) в модификациях E-502-P-EU.

Состояние светодиода Link	**Описание**
Светится желтым	Есть соединение по Ethernet
Не светится	Нет соединения по Ethernet

Примечание: в текущих выпускаемых изделиях возможна противоположная логика свечения светодиода LINK (данная особенность не является неисправностью E-502). Но, в любом случае, если E-502 программно сконфигурирован для работы с USB, светодиоды **Link** и **Activity** светиться не будут.

Состояние светодиода Activity	**Описание**
Светится зелёным	Есть передача данных по Ethernet
Не светится	Нет передачи данных по Ethernet

Как программно разрешить интерфейс Ethernet, объяснено в п.2.8.

2.4. Функции кнопки RESET.

Потайная кнопка сброса служит для сброса ARM-контроллера, после которого E-502 в нормальном случае произведёт рестарт ARM-контроллера. Для нормального рестарта кратковременно нажмите на кнопку RESET.

Вход в сервисный режим “загрузчика” произойдёт после удержания кнопки RESET не менее 10 с. Периодично меняющееся красно-зелёное свечение светодиода LED2 свидетельствует о нахождении E-502 в режиме “загрузчика”.

2.5. Серийный номер. Номер версии E-502. Идентификация модуля в многомодульной конфигурации

Уникальный восьмизначный серийный номер изделия (на этикетке снизу корпуса) служит для идентификации экземпляра модуля на протяжении его жизненного цикла. Серийный номер E-502 программно доступен.

2.6. Использование E-502 в составе пользовательских систем.

ООО “Л Кард” приветствует интеграцию своих модулей в пользовательские системы. Но при включении E-502 в состав любой системы разработчик обязан в документации на свою систему упомянуть модуль E-502 производства “Л Кард” как составляющую часть (комплектующую единицу).

2.7. Установка ПО

Для установки необходимых драйверов и библиотек под ОС Windows, необходимо скачать и запустить установщик "L-Card L502/E502 SDK" http://www.lcard.ru/download/lpcie_setup.exe .

Информацию об установке драйвера и библиотек под ОС Linux см. в Руководстве программиста, http://www.lcard.ru/download/x502api.pdf.

2.8. Конфигурация интерфейса Ethernet

Для работы с модулем E-502 через Ethernet требуется выполнить настройку и разрешение данного интерфейса в программе "X502Studio" (https://www.lcard.ru/download/x502studio.zip), подключив модуль по USB. В руководстве программиста https://www.lcard.ru/download/x502api.pdf, п.3.8, имеется описание сетевых настроек.

Если Ethernet интерфейс не разрешен, то модуль E-502 не будет реагировать на подключения Ethernet кабеля (оба светодиода **Link** и **Activity** на разъеме LAN будут погашены).

Глава 3. Устройство и принцип работы E-502.

3.1. Соглашения

3.1.1. Соглашение по нумерации

Во всех изделиях L-Card нумерация всех физических объектов (например, номеров каналов) при описании принципа действия и конструкции всегда производится с единицы!

Данное соглашение совершенно не связано со способом кодирования при программировании, где номера этих физических объектов могут быть кодированы с нуля или иным способом, в контексте соответствующей библиотечной функции или языка программирования.

3.1.2. Допущение по понятию “частота”

В документации на E-502 частота дискретных сигналов (например, сигналов синхронизации) выражается в герцах, а не в периодах в секунду, как это принято в классическом понимании частоты для несинусоидального процесса.

3.2. Введение (общие сведения).

Все модификации E-502 (рис. 1-1, п. 1.1) выполнены на основе одной и той же многослойной печатной платы. Модификация достигается разными вариантами заводской сборки. Изменение модификаций E-502 после заводской сборки не предусматривается.

Наличие сигнального процессора ADSP-BF523 с SDRAM (модификация E-502-P-▒-▒) считается обоснованным для тех пользователей, которые хотят получить максимум штатных возможностей по сигнальной обработке “на борту”, а также продвинутым пользователям иметь возможность собственного низкоуровневого программирования процессора, возможно, с применением JTAG-эмулятора (п. 4.4.6.1, стр. 47).

Все модификации E-502 имеют гальваноразвязку сигнальных цепей (в L-502 гальваноразвязка опциональна).

2-х канальный ЦАП (модификация E-502-▒-▒-D) позволяет воспроизводить выходные аналоговые уровни напряжения или временные функции напряжения.

АЦП 16 бит с частотой преобразования до 2 МГц с 16/32-канальной коммутацией каналов (до 16-дифференциальных, до 32 – с “общей землёй”) с поддиапазонами напряжений ±10 В, ±5 В, ±2 В, ±1 В, ±0,5 В, ±0,2 В имеет идентичный с L-502 аналоговый тракт АЦП с максимальной частотой преобразования АЦП 2 МГц.

Обратите внимание на ограничения до ±1 В рабочего диапазона входного сигнала на входах Y и GND32 (подробности см. в 4.6).

Инструментальный ЦАП 16 бит 2 канала ±5 В даёт возможность синхронного (потокового до 1 МГц на канал), асинхронного режима на выбранном канале ЦАП, в том числе, и смешанного синхронного-асинхронного режима на разных каналах, а также

циклический синхронный автогенератор из внутреннего буфера E-502 (2 страницы по 1,5 Мотсч.)

Цифровой вывод, 16 линий. Аналогично ЦАП, возможен как синхронный вывод до 1 МГц, так и асинхронный, а также синхронный циклический из внутреннего буфера. При синхронном выводе частота согласована с частотой вывода ЦАП. Выделенное для младшего и старшего байта разрешение выхода повышает гибкость применения цифровых линий, например, возможна конфигурация: 8-разрядная 2-направленная шина данных + до 8 бит данных на ввод + до 8 бит данных на вывод. Это позволяет реализовывать шинные диаграммы управления сложными цифровыми устройствами (п. 4.4.2.2, стр. 45).

!	При синхронном выводе на ЦАП на цифровой вывод поддерживается работа только в одинаковом синхронном режиме: либо в режиме потокового вывода, либо автогенератора из внутреннего буфера. При этом с любым каналом вывода возможно работать асинхронно.

Обратите внимание на ограничения асинхронного вывода при внешней синхронизации (п. 3.3.4.1).

Цифровой ввод, до 17 линий, синхронный режим до 2 МГц либо асинхронный режим. В синхронном режиме поток с цифровых линий является синхронным по отношению к потоку АЦП, но отдельным и независимым от настроек кадра сбора данных АЦП (частота сбора данных по цифровым линиями задаётся отдельно и от настроек кадра АЦП не зависит).

Следует учесть, что в E-502 три старших разряда в группе цифровых входов (DI14, DI15, DI16) имеют альтернативные функции синхронизации (табл. 4-2).

Потоки АЦП, ЦАП, цифрового ввода и вывода синхронизированы относительно одной и той же опорной частоты $\mathbf{f_{ref}}$, которая может быть назначена программно: 1,5 МГц или 2 МГц.

Аппаратно в E-502 физическая частота преобразования АЦП и синхронного цифрового ввода всегда равна $\mathbf{f_{ref}}$, а физическая частота обновления данных в каждом канале ЦАП и на цифровом выходе равна $\mathbf{f_{ref}}/2$. Получение всех дробных частот ввода данных $\mathbf{f_{ref}}/n$ и дробных частот вывода $\mathbf{f_{ref}}/2m$ (где m и n – натуральные числа) происходит на аппаратном уровне обработки данных в FPGA и/или в процессоре Blackfin.

E-502 имеет механизм межмодульной синхронизации (п. 3.3.5, стр. 21) для образования единой синхронной системы ввода-вывода.

E-502 имеет 32-битный формат слова данных, в котором, кроме собственно данных на ввод или вывод, присутствует также номер физического канала. Эта аппаратная привязка номера физического канала гарантирует от перепутывания номера канала даже в случае, если программа верхнего уровня по каким-то собственным причинам потеряет произвольное количество данных.

Для продвинутых пользователей: режим HOST DMA доступа к внутренней памяти сигнального процессора ADSP-BF523 позволяет применить независимый канал доступа к внутренней памяти Blackfin. Это создаёт огромное удобство – “прозрачность” при низкоуровневом программировании Blackfin – видеть то, что происходит а памяти Blackfin по независимому каналу. В некоторой степени HOST DMA может заменить JTAG (удобство технологии независимого канала доступа в память сигнального процессора была оценена пользователями ещё в изделиях E-440 / E14-440 от L-CARD!).

Режимы работы с E-502 по USB или Ethernet являются альтернативными. Для передачи по интерфейсам E-502 использует 32-битные слова данных (в каждом слове отсчёт данных с индексной частью).

При работе по USB E-502 имеет ограничение пропускной способности на уровне 5 Мотсч./с High-Speed, что необходимо учитывать при применении E-502.

При работе по Ethernet E-502 имеет ограничение пропускной способности 2,5 Мотсч./с на ввод.

Интерфейсную функцию (USB, Ethernet) в E-502 выполняет отдельный 2-х ядерный ARM-контроллер LPC4333/4337/4357, имеющий на плате отдельный JTAG-разъём и отдельный дополнительный порт UART0.

3.3. Принцип работы

В п. 3.2 были в сжатой форме изложены общие сведения о E-502, в данном разделе изложены дальнейшие подробности. Данный раздел во многом повторяет аналогичный раздел руководства L-502 из-за схожести этих проектов.

3.3.1. Опорная частота

$\mathbf{f_{ref}}$ – опорная частота сигнала, от которой происходит синхронизация процессов преобразования в АЦП, ЦАП, цифрового ввода и цифрового вывода. В E-502 используется общая опорная частота, синхронизирующая запуск АЦП, ЦАП, цифрового ввода и цифрового вывода с точностью до целого коэффициента деления этой частоты. В E-502 источник опорной частоты может быть внутренним (2,0 или 1,5 МГц) или внешним (с частотой 1,5 МГц). В частности, может быть использована опорная частота от соседнего модуля E-502 для образования синхронной многомодульной системы.

3.3.2. Канал АЦП

Канал ввода аналоговых данных – это канал с динамической коммутацией до 32-х входных физических аналоговых каналов модуля E-502 на вход единственного внутреннего АЦП модуля. Сам процесс коммутации каналов происходит аппаратно, согласно предварительно настроенной управляющей таблице. Сам процесс ввода условно разбит на периодически чередующиеся фазы кадра и межкадровой задержи с предварительно настроенными длительностями этих фаз (межкадровая задержка, в частности, может быть задана нулевой). Длительности кадра, межкадровой задержки, период следования выходных отсчётов АЦП – все эти времена могут быть настроены, но они всегда кратны $\mathbf{t_{ref} = 1/ f_{ref}}$ – периоду опорной частоты синхронизации.

$\mathbf{t_{sw} = n_{sw} / f_{ref}}$ – период коммутации каналов АЦП в пределах кадра, равный периоду сбора готовых отсчётов АЦП, где $\mathbf{n_{sw}}$ может быть задан целым числом от 1 до 2097152.

Предварительно установленное количество отсчётов в кадре и размер управляющей таблицы $\mathbf{n_к}$ может быть задан от 1 до 256. В каждой ячейке управляющей таблицы прописывается физический номер канала опроса АЦП. В пределах кадра управляющая таблица будет считана полностью: от 1-ой до $\mathbf{n_к}$-ой ячейки и считанная последовательность физических каналов будет использована в аппаратном механизме управления коммутатором каналов.

Номер ячейки управляющей таблицы называется логическим номером канала. Соответственно, логических каналов может быть до 256, а физических – до 32. Это даёт возможность, например, получить различную частоту опроса разных физических каналов в пределах кадра.

Время кадра: $\mathbf{t_k = n_к * t_{sw} = n_к * n_{sw} / f_{ref}}$

При необходимости между периодично следующими кадрами может быть вставлена ненулевая межкадровая задержка t_d длительностью n_d периодов частоты синхронизации:

$t_d = n_d * t_{ref} = n_d / f_{ref}$, где n_d может быть задана целым числом от 0 до 2097151.

Период следования кадров равен сумме длительности кадра и межкадровой задержки:

$t_{ch} = t_k + t_d = n_к * n_{sw} / f_{ref} + n_d / f_{ref}$.

Другими словами, период следования кадров t_{ch} равен периоду сбора данных от одного и того же логического канала управляющей таблицы.

Во время межкадровой задержки не происходит продвижение выборки управляющих слов, и коммутатор аналоговых каналов всегда устанавливается в соответствии с первой ячейкой управляющей таблицы.

Частота сбора от одного логического канала управляющей таблицы:

$f_{ch} = 1 / t_{ch} = f_{ref} / (n_к * n_{sw} + n_d)$,

где f_{ref} может быть 2,0 или 1,5 МГц для внутренней синхронизации или 1,5 МГц для внешней, $n_к = \{1,2,\ldots, 256\}$, $n_{sw} = \{1,2,\ldots,2097152\}$, $n_d = \{0,1,\ldots,2097151\}$.

Вышеизложенная кадровая структура данных АЦП показана на рис. 3-1. Здесь для примера взят 3-х канальный режим работы АЦП ($n_к = 3$) с ненулевой межкадровой задержкой t_d.

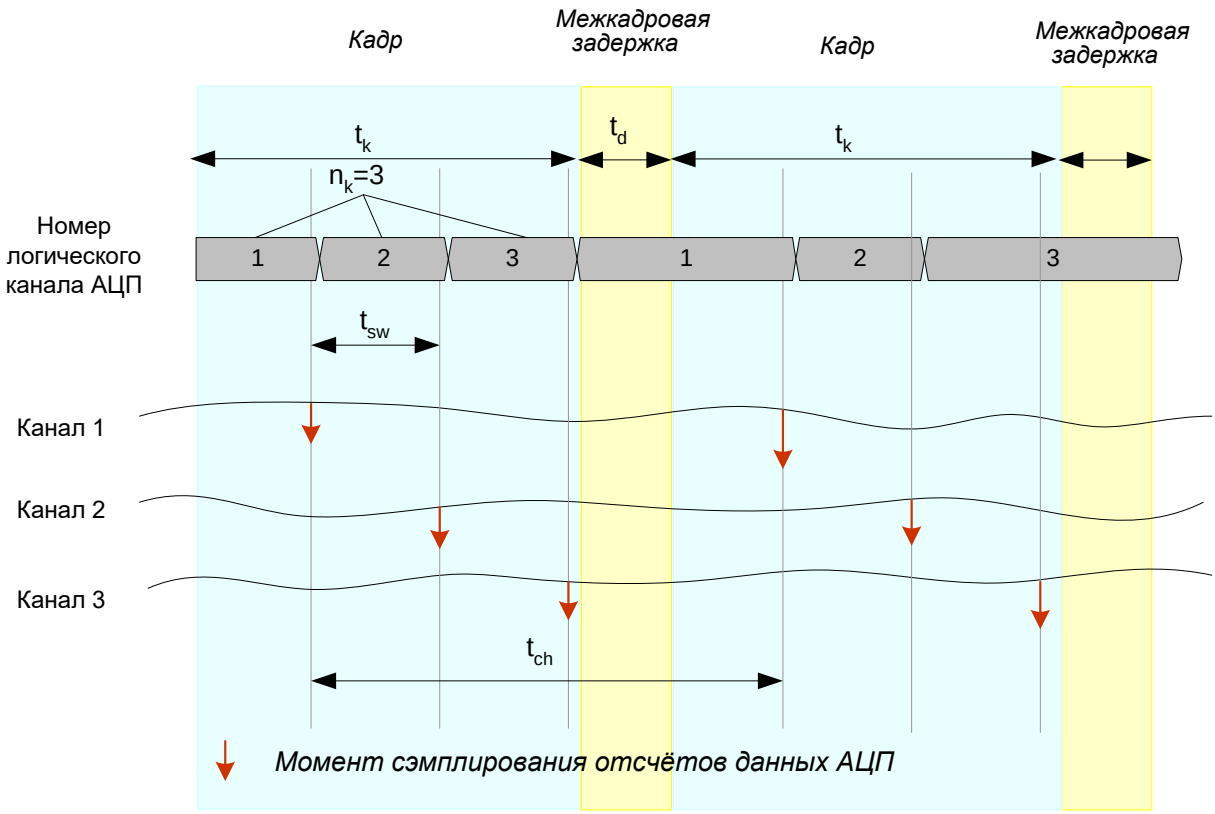


Рис. 3-1. Иллюстрация кадрового принципа получения данных АЦП

3.3.3. Канал цифрового ввода.

Синхронный цифровой ввод происходит с периодом $\mathbf{t_{ref}} * \mathbf{n_{din}}$,

где $\mathbf{n_{din}}$ ={1,2,…,2097152} – это настраиваемый коэффициент деления частоты синхронного цифрового ввода.

3.3.4. Каналы цифрового вывода и ЦАП.

Синхронный цифровой вывод, а также обновление обоих каналов ЦАП происходит с периодом $2*\mathbf{t_{ref}}$. Если буфер данных на вывод и в ЦАП опустошён, то происходит удержание на выходах последнего значения.

С любым каналом ЦАП и цифрового вывода можно работать асинхронно, с остальными каналами, назначенными как синхронные, поддерживается одинаковый синхронный режим: либо потоковый, либо автогенератор из внутреннего буфера.

3.3.4.1. Ограничения текущей реализации асинхронного вывода при внешней синхронизации.

Асинхронный вывод на цифровые линии и на ЦАП в рабочем режиме будет работоспособен всегда при настройке на внутреннюю синхронизацию. Но асинхронный вывод на цифровые линии и на ЦАП не будет функционировать в состоянии ожидания внешней синхронизации старта сбора данных или ожидания более 1 мкс импульса внешней синхронизации преобразования АЦП.

3.3.5. Общий принцип синхронизации в E-502.

На рис. 3-2 приведена упрощённая структурная схема, поясняющая общее устройство системы синхронизации в E-502. Система синхронизации E-502 состоит из двух частей: первичной и вторичной схемы синхронизации.

3.3.5.1. Первичная синхронизация.

Схема первичной синхронизации *(I)* согласно настройкам выбирает соответствующий внешний или внутренний источник опорной частоты, а также внешний или внутренний источник сигнала старт. Используя выбранные сигналы, схема ***I*** вырабатывает внутренний сигнал опорной частоты $\mathbf{f_{ref}}$ в виде последовательности импульсов синхронизации с периодом $\mathbf{t_{ref}}$. Причем начало этой последовательности строго привязано этой схемой к внешнему или внутреннему *событию старта*, и от этой последовательности синхронизирована (и одновременно стартует) вся аппаратура ввода-вывода: узлы АЦП (включая логику управляющей таблицы), ЦАП и цифрового ввода-вывода. Эти узлы содержат соответствующие делители частоты синхронизации $\mathbf{f_{ref}}$.

Перечислим все возможные варианты пользовательских настроек, касающихся *выбора источников сигналов опорной частоты*:

- Внутренний генератор 2,0 /1,5 МГц данного модуля E-502 (настройка “по умолчанию”).
- Опорная частота с входа DI_SYN1 (по фронту или по спаду).

- Опорная частота с входа DI_SYN2 (по фронту или по спаду).
- Опорная частота с входа CONV_IN от соседнего E-502, выполняющего роль ведущего.

Перечислим все возможные варианты пользовательских настроек *выбора источников события старта системы ввода-вывода E-502*:

- Программный старт от ПК (настройка “по умолчанию”).
- По сигналу с входа DI_SYN1 (по фронту или по спаду).
- По сигналу с входа DI_SYN2 (по фронту или по спаду).
- По сигналу с входа START_IN от соседнего E-502, выполняющего роль ведущего.

Каждый модуль E-502 всегда транслирует посредством выходов CONV_OUT и START_OUT, соответственно, свои внутренние сигналы опорной частоты и старта для одного ведомого модуля E-502.

Модуль E-502 может одновременно являться ведущим для одного-трёх рядом расположенных соседних модулей и ведомым для другого соседнего E-502. Таким образом поддерживается синхронизация нескольких E-502, соединённых цепочкой, а также разветвления от одного ведущего до трёх ведомых. Возможная топология цепей синхронизации подробно рассмотрена в п. 4.4.2.1, стр. 44.

Схема первичной синхронизации обеспечивает синхронизацию частоты и фазы циклов преобразования АЦП, ЦАП и циклов системы цифрового ввода и вывода. Подразумевается, что в многомодульной системе синхронизации Пользователь будет осмысленно устанавливать настройки управляющих таблиц разных модулей, а также коэффициенты деления опорной частоты для требуемых процессов ввода-вывода.

Обратите внимание, что для ведомого E-502 имеется ограничение частоты на входе CONV_IN – не более 1,5 МГц. Таким образом, два или более ведомых модулей E-502 могут быть засинхронизированы только по опорной частоте 1,5 МГц от ведущего.

Остановка первичной схемы синхронизации производится только программно и асинхронно.

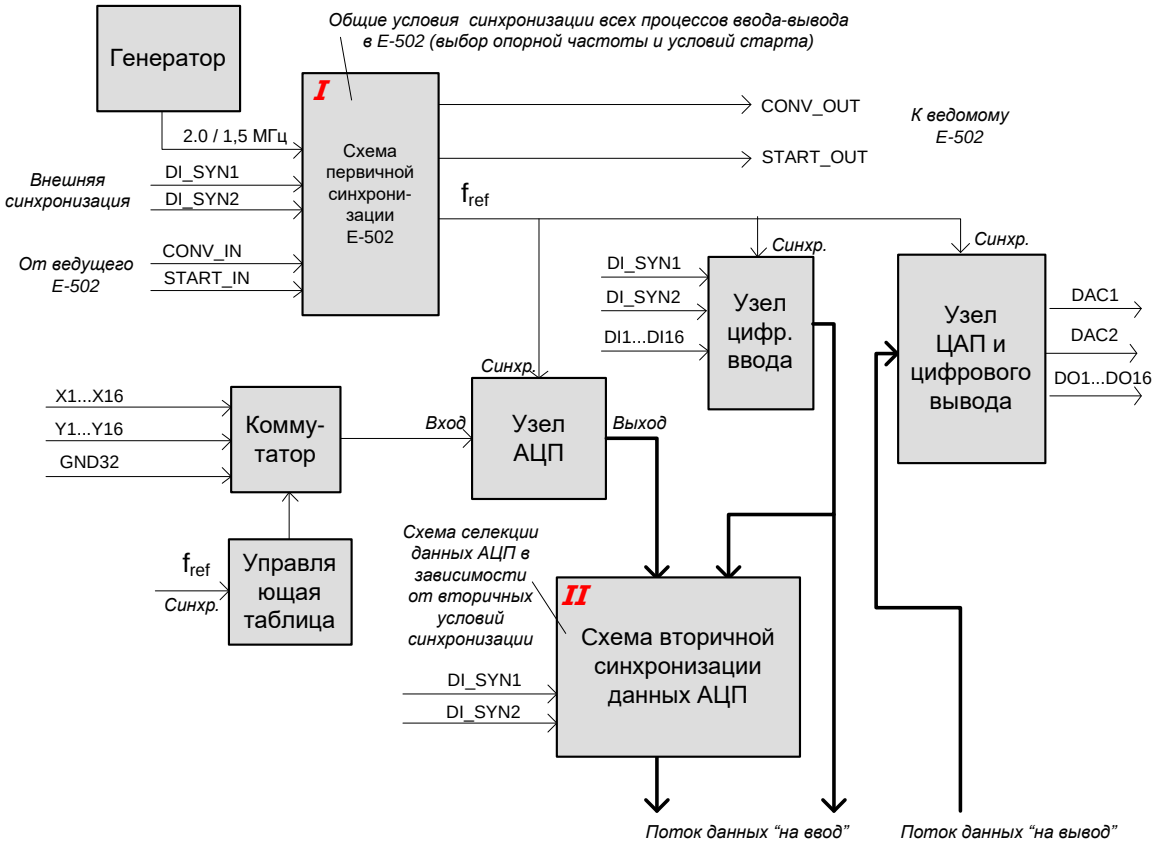


Рис. 3-2. Структура системы синхронизации в E-502

3.3.5.2. Вторичная синхронизация.

Функционал вторичной синхронизации заложен в проект, но в настоящее время не реализован. О готовности данного функционала Вы можете узнать в отделе продаж L-Card.

Вторичная схема синхронизации *(II)* является схемой селекции данных АЦП в зависимости от вторичных условий синхронизации, работающей исключительно на фоне ранее запущенного синхросигнала с выхода первичной схемы синхронизации (*I*), т.е. на фоне запущенного потока данных АЦП.

Поддерживаются следующие режимы синхронизации разрешения данных АЦП:

- Нет синхронизации (режим прозрачности).
- Синхронизация от аналогового сигнала в выбранном канале АЦП.
- Цифровая синхронизация по выбранному сигналу с входов DI1…DI16, или DI_SYN1, или DI_SYN2.

Поддерживаются следующие режимы чувствительности к перепадам сигнала синхронизации:

- Разрешение данных АЦП *по фронту (спаду)* аналогового или цифрового сигнала.
- Разрешение данных АЦП *по уровню* “выше порога” или “ниже порога” (для аналоговой синхронизации) или *по уровню* логической “1” (для цифровой синхронизации).

Поддерживаются следующие режимы запрета данных АЦП:

- Программный запрет (останов) с возможностью повторного разрешения (при повторном выполнении ранее установленного условия разрешения) без перезапуска первичной схемы синхронизации.
- Автоматический запрет (останов) после ввода заданного количества кадров (от 1 до 2^{32}-1 кадров) с возможностью повторного разрешения (при повторном выполнении ранее установленного условия разрешения) без перезапуска первичной схемы синхронизации.

3.3.6. Настройка соотношения между временем установления сигнала и разрешением для каждого канала АЦП.

Выше был изложен тот принцип покадровой организации ввода данных АЦП, который был применён во всех АЦП L-CARD с входным коммутатором каналов, с точностью до частоты синхронизации, размера кадра и межкадровой задержки. Но в L-502 и E-502 этот принцип развит в сторону лучшей адаптации к выходным физическим свойствам источника сигнала. Далее об этом подробнее.

Если E-502 используется на максимально возможно частоте сбора данных от каждого канала, тогда устанавливают $\mathbf{n_{sw}} = 1$, что означает, что период опроса одного канала измерения $\mathbf{t_{sw}} = \mathbf{t_{ref}}$, в течение которого будет сделано преобразование только одного отсчёта АЦП. Например, для $\mathbf{f_{ref}}$ =2 МГц время $\mathbf{t_{sw}} = \mathbf{t_{ref}}$ = 0,5 мкс – это достаточно малый период переключения коммутатора каналов, который накладывает ограничения на выходной импеданс источника сигнала (с учётом проводов от него): импеданс должен быть достаточно мал (не более 50 Ом) и не иметь большой реактивной составляющей, чтобы длительность переходного процесса, вызванного коммутацией каналов, не превышала 0,5 мкс. Другими словами, источник сигнала должен быть не более 50 Ом и иметь короткий или согласованный кабель. Для тех пользователей, кто применял L-783, эти требования и эти условия применения примерно соответствуют условиям применения L-783 в многоканальном режиме при максимальной частоте преобразования АЦП 3 МГц, но с той разницей, что разрядность АЦП E-502 – 16 бит, а не 12, и электронный коммутатор в E-502 значительно более “тихий” (т.е. инжектирует в сигнальную цепь в момент коммутации значительно меньший паразитный заряд, а следовательно, вызывает значительно меньшее ударное возбуждение для возможного переходного процесса в сигнальной цепи).

Но если требуется использовать E-502 на частоте сбора данных по каждому каналу меньше, чем максимальная, и имеется возможность снизить частоту коммутации, то в E-502 при внутренней синхронизации не предусмотрено уменьшение частоты запуска АЦП, а устанавливается $\mathbf{n_{sw}} > 1$, например, как это показано на примере на рис. 3-1. Но по смыслу $\mathbf{n_{sw}}$ – это количество циклов преобразования АЦП на один период коммутации. В E-502 “по умолчанию” принято, что для $\mathbf{n_{sw}} > 1$ откидываются все отсчёты АЦП, кроме последнего, за период коммутации – это создаёт наибольшее время установления сигнала после коммутации (за счет “холостых” циклов преобразования АЦП), вследствие этого предъявляются наименее жесткие требования к импедансу источника сигнала. На рис. 3-3 при $\mathbf{n_{sw}}$=3 именно такие условия “по умолчанию” установлены для логического канала 1: первых два отсчёта всегда отбрасываются, а третий – используется. Но реальные задачи применения многоканальных АЦП вовсе не предполагают, что импедансы источников сигнала одинаковы, и для каналов с подключенными низкоомными источниками сигналов хорошо бы не отбрасывать хотя бы часть отсчётов АЦП, а использовать их для усреднения данных, способствуя увеличению разрешения при измерении по данному каналу. Такая возможность предусмотрена в E-502 за счёт того, что в каждой ячейке управляющей таблицы, кроме номера физического канала,

находится также коэффициент усреднения **n_{av}**, по умолчанию, **n_{av}**= 1. Коэффициент усреднения **n_{av}** ={1,2,…,128} означает: “сколько отсчётов АЦП от конца цикла коммутации данного канала будет использовано для усреднения данных”. Соответственно, **n_{su}** = **n_{sw}** - **n_{av}** – это “сколько отсчётов АЦП от начала цикла коммутации данного канала будет отброшено”, или “сколько периодов **t_{ref}** будет использовано для установления сигнала на входе АЦП после коммутации”.

Например, на рис. 3-3 для логического канала 2 в управляющей таблице установлено **n_{av}** = 2, что означает, что для **n_{sw}**=3 результат двух последних периодов преобразования в одной фазе коммутации будут использован для усреднения, а один первый период добавился к времени установления сигнала после коммутации. Для логического канала 3 все три отсчёта АЦП использованы для усреднения, и поэтому на установление сигнала после коммутации здесь отводится минимальное время.

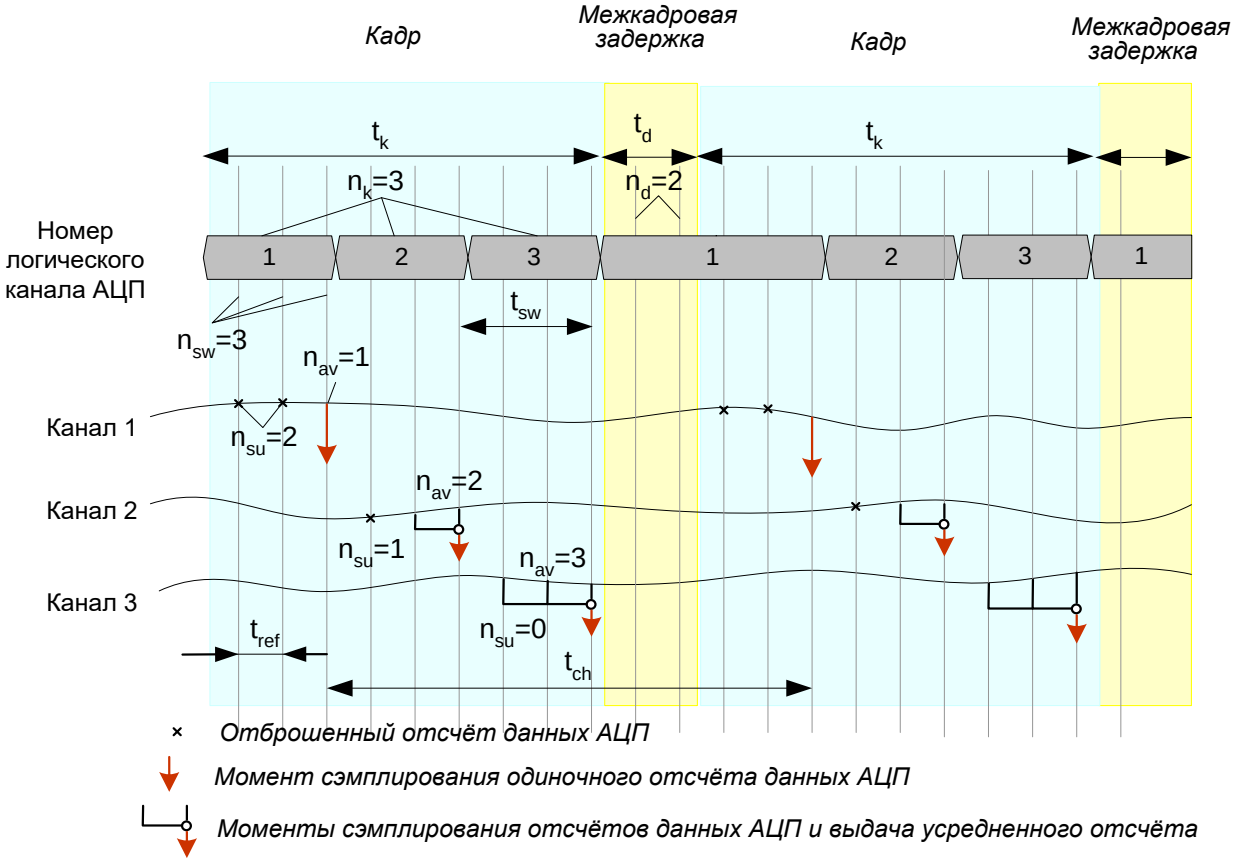


Рис. 3-3. Принцип получения данных АЦП (детально)

Из рис. 3-3 также следует, что установленная ненулевая межкадровая задержка фактически увеличивает время установления для первого логического канала. Это можно использовать, например, ассоциируя первый логический канал с физическим каналом, к которому подключен источник сигнала наибольшим импедансом.

Можно утверждать, что, **задавая для каждого канала оптимальные настройки n_{su} / n_{av}, мы добиваемся оптимизации соотношения *времени установления сигнала*, связанного с межканальным прохождением, и *разрешением АЦП*.**

Важно отметить, что в E-502 описанный здесь механизм усреднения отсчётов данных АЦП (по методу простого среднего) рассматривается как неразрывная часть (придаток) самого аналого-цифрового преобразователя, хотя физически процедура усреднения происходит средствами FPGA с использованием 24-битной целочисленной арифметики.

Подобная операция усреднения увеличивает реальное разрешение АЦП за счёт подавления случайных составляющих сигнала разной природы, улучшает сигнал/шум за счёт подавления высокочастотных составляющих спектра выше частоты Найквиста $0,5*f_{ch}$ для данного физического канала, ассоциированного с одним (или более) логическим каналом. Заметим попутно, что цифровая фильтрация средствами процессора Blackfin (или программными средствами высокого уровня) имеет принципиально другую активную область фильтрации, поскольку находится ниже частоты Найквиста.

Ещё раз подчеркнем, что "по умолчанию" в настройках E-502 устанавливается $n_{av}=1$, и "по умолчанию" усреднения не происходит.

3.3.7. Относительные коммутационные задержки в каналах АЦП.

Данные сведения будут важны только для того класса многоканальных задач сбора данных, где важна величина относительной задержки сигнала между каналами АЦП для проведения измерения относительных фазовых задержек. Для этого класса задач приводимые ниже теоретические расчётные значения задержек в каналах АЦП учитывают в алгоритме выравнивания задержек, основанном на том или ином методе интерполяции сигналов.

Для режима АЦП без усреднения ($n_{av}=1$) относительная коммутационная задержка между соседними каналами АЦП внутри одного кадра (по порядку опроса управляющей таблицы) равна t_{sw}, а между последним каналом предыдущего кадра и первым каналом следующего равна $t_{sw} + t_d$.

Если использован режим усреднения ($n_{av}>1$), где n_{av} выбраны равными для всех каналов АЦП, то абсолютная задержка по каждому каналу уменьшится на одинаковую величину $0,5*n_{av}*t_{ref}$. Следовательно, относительная задержка останется равной t_{sw} между соседними каналами одного кадра и равной $t_{sw} + t_d$ между ближайшими каналами соседних кадров, разделённых межкадровой задержкой.

Если использован режим усреднения ($n_{av}>1$), где n_{av} назначены в управляющей таблице разными для i-ого и j-ого логического канала АЦП, то абсолютная задержка сигнала по i-ому каналу уменьшится на величину $0,5*n_{av}(i)*t_{ref}$, а относительная задержка j-ого канала по отношению к предыдущему i-ому (в пределах одного кадра) станет равной $t_{sw} + 0,5* t_{ref} (n_{av}(i)- n_{av}(j))$ или станет равной $t_{sw} + t_d + 0,5* t_{ref} (n_{av}(i)- n_{av}(j))$ между ближайшими i-ым и следующим по времени j-ым каналами соседних кадров, разделённых межкадровой задержкой (если точнее, то для последнего канала в кадре всегда $i=n_k$, а для первого – всегда $j=1$).

3.3.8. Относительные задержки каналов АЦП, ЦАП и каналов цифрового ввода-вывода.

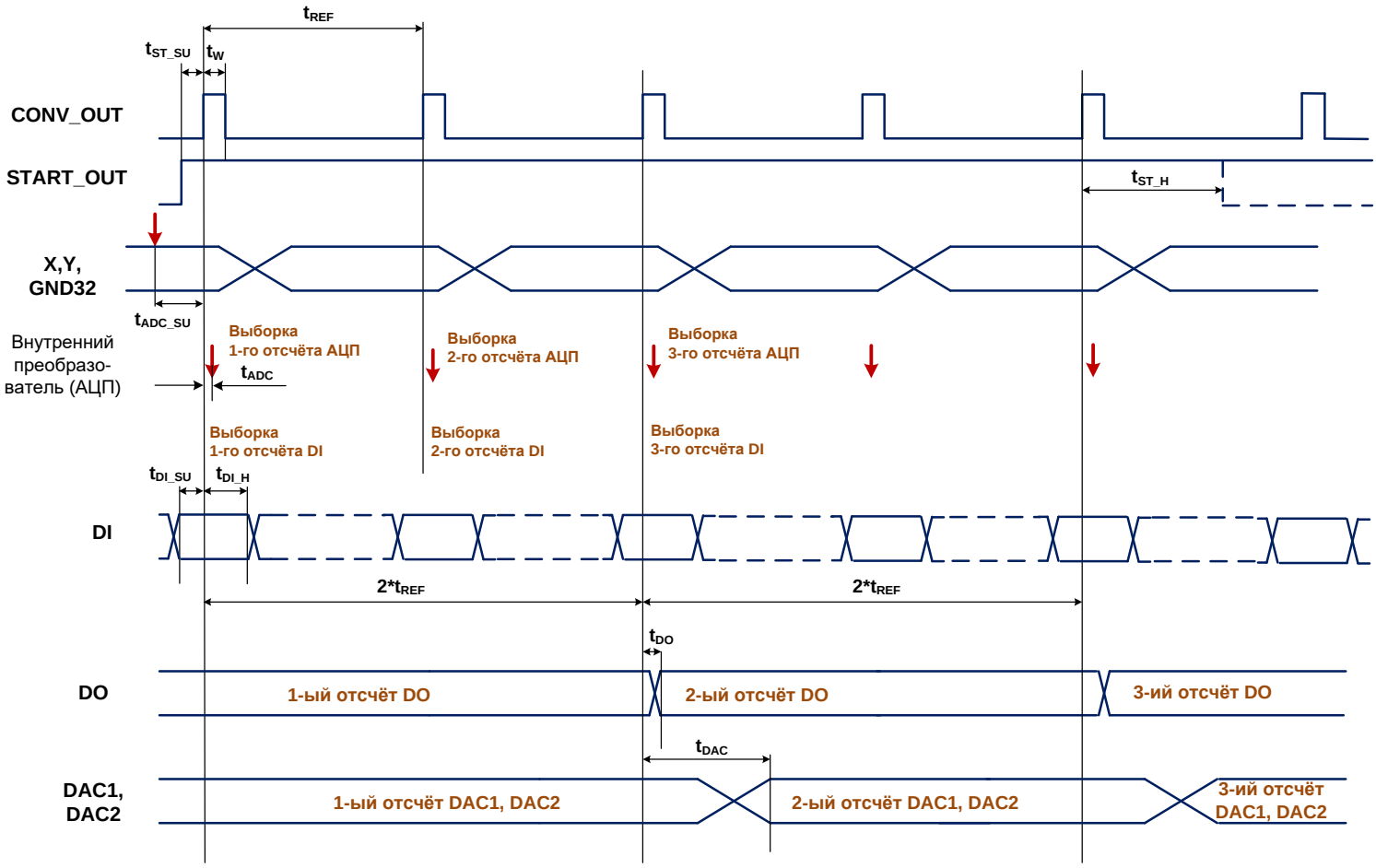


Рис. 3-4. Относительные задержки в каналах АЦП, ЦАП и каналов цифрового ввода-вывода

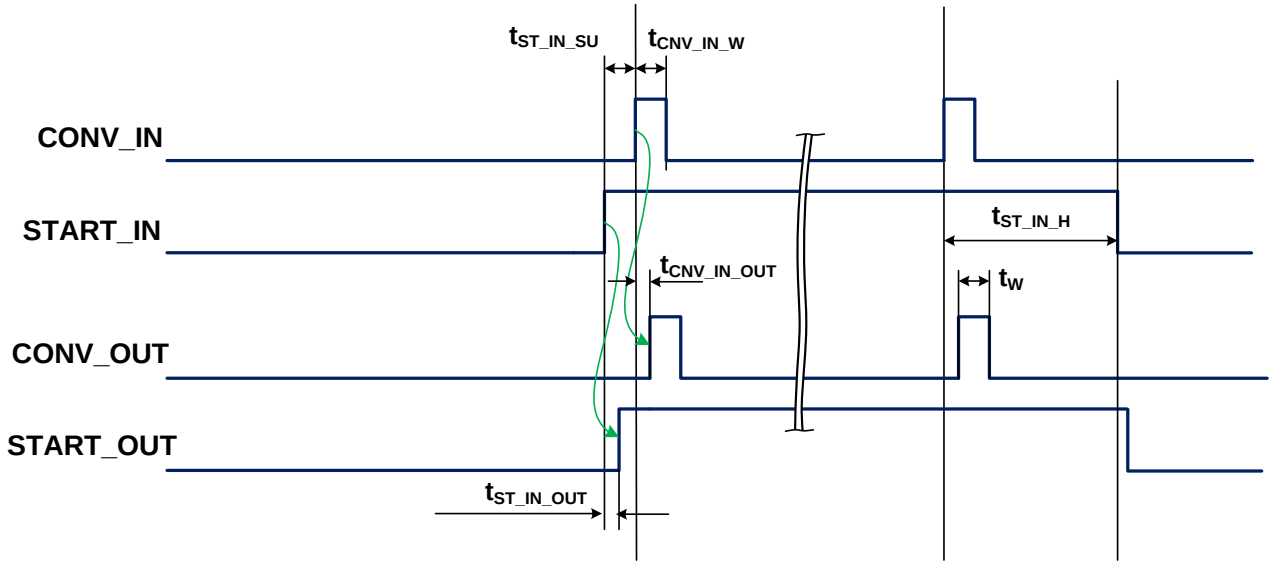
В приведённой выше синхронной диаграмме ввода-вывода выходной сигнал CONV_OUT использован как опорный синхросигнал, относительно которого описаны все задержки ввода-вывода. Временные параметры диаграммы описаны в таблице ниже. Задержки в канале АЦП приведены для режима работы без усреднения данных и без выделения дополнительных тактов АЦП на установление сигнала.

! Приводимые в таблицах пп. 3.3.8 - 3.3.12 численные данные задержек получены в результате моделирования и носят справочный характер.

Описание	**Обозначение**	**Значение времени**		
		Минимальное	**Типичное**	**Максимальное**
Период опорной частоты	t_{REF}		500 нс (2 МГц) 667 нс (1,5 МГц)	
Длительность импульса сигнала CONV_OUT	t_W		50 нс	
Время групповой задержки аналогового тракта канала АЦП в E-502	t_{ADC_SU}		15-70 нс	
Время задержки от фронта CONV_OUT до момента выборки микросхемы АЦП	t_{ADC}		0 нс	
Время установления состояния “1” на START_OUT перед фронтом CONV_OUT (момент старта сбора данных)	t_{ST_SU}	45 нс		
Время удержания состояния “1” на START_OUT после фронта CONV_OUT (момент окончания сбора данных)	t_{ST_H}	150 нс		
Время установления данных на входе DI	t_{DI_SU}		5 нс	
Время удержания данных на входе DI	t_{DI_H}		-1 нс	
Время задержки DO относительно фронта CONV_OUT	t_{DO}		6 нс	
Время групповой задержки сигнала на выходе ЦАП относительно фронта CONV_OUT (задержки микросхемы ЦАП плюс задержки аналогового буфера-фильтра на выходе ЦАП)	t_{DAC}		2 мкс	

3.3.9. Задержки сигналов межмодульной синхронизации.

Здесь описываются задержки сигналов на выходах межмодульного синхронизации относительно входов межмодульного синхронизации одного и того же модуля.

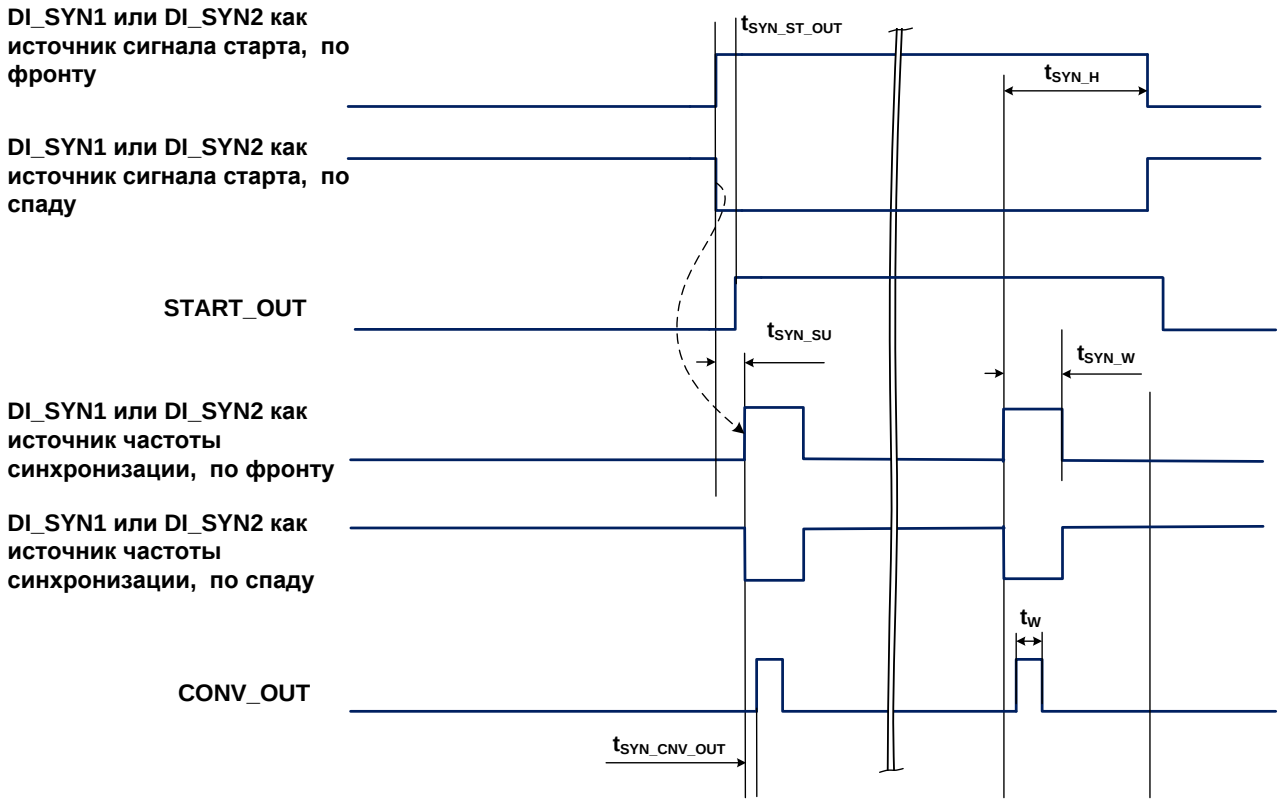


Описание	Обозначение	Значение времени		
		Минимальное	Типичное	Максимальное
Время установления START_IN относительно фронта CONV_IN	$t_{ST_IN_SU}$		5 нс	
Время удержания START_IN относительно фронта CONV_IN	$t_{ST_IN_H}$		-3 нс	
Длительность импульса CONV_IN	$t_{CNV_IN_W}$	40 нс		
Время задержки фронта или спада CONV_OUT относительно соответствующего фронта или спада CONV_IN	$t_{CNV_IN_OUT}$		12 нс	
Время задержки фронта или спада START_OUT относительно соответствующего фронта или спада START_IN	$t_{ST_IN_OUT}$		12 нс	
Длительность импульса сигнала CONV_OUT	t_W		50 нс	

3.3.10. Задержки сигналов внешней синхронизации старта и частоты преобразования от входов DI_SYN1, DI_SYN2.

При использовании входов внешней синхронизации DI_SYN1, DI_SYN2 в качестве цифровых входов общего назначения (DI) их входные задержки описаны в п. 3.3.8 и аналогичны остальным входам DI. Здесь рассматривается случай, когда пара внешних сигналов DI_SYN1, DI_SYN2 используется как внешняя синхронизация старта сбора данных и опорной частоты преобразования. Каждый импульс на выходе CONV_OUT будет

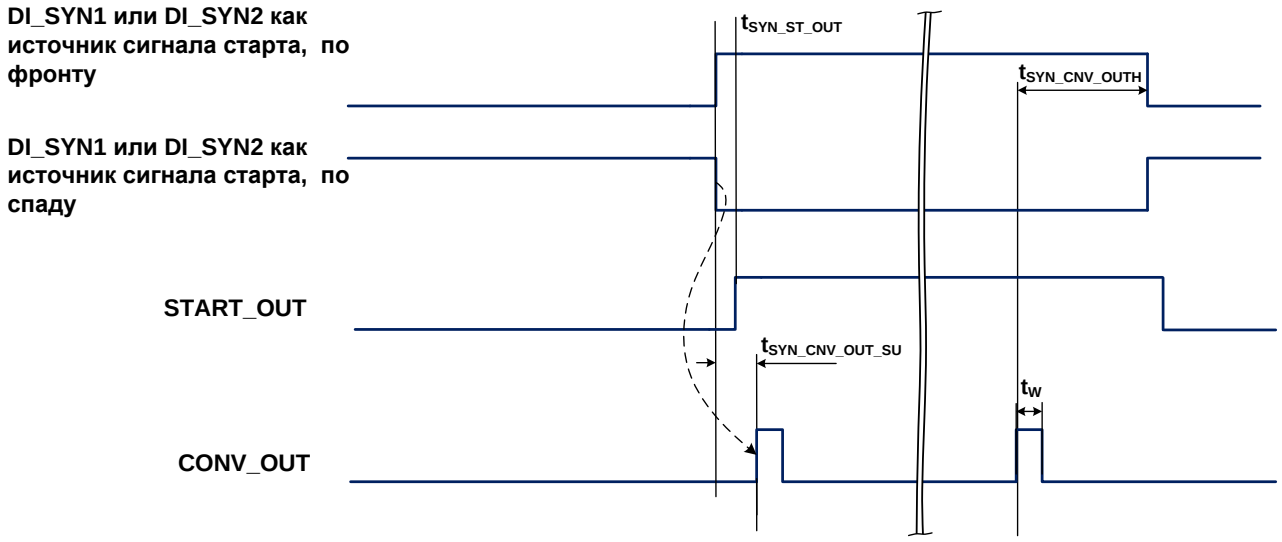
соответствовать началу периода преобразования (t_{REF}). Но если после прихода сигнала старта сбора данных частота преобразования окажется выключенной, то выходные импульсы CONV_OUT будут отсутствовать, но данное состояние вызовет программную ошибку.



Описание	Обозначение	Значение времени		
		Минимальное	Типичное	Максимальное
Время распространения сигнала старта сбора данных от входа DI_SYN1 (или DI_SYN2) до выхода START_OUT	$t_{SYN_ST_OUT}$		14 нс	
Время установления сигнала старта сбора данных от входа DI_SYN1 (или DI_SYN2) относительно фронта сигнала частоты синхронизации DI_SYN2 (или DI_SYN1)	t_{SYN_SU}		- 9 нс	
Время удержания сигнала старта сбора данных от входа DI_SYN1 (или DI_SYN2) относительно фронта сигнала частоты синхронизации DI_SYN2 (или DI_SYN1)	t_{SYN_H}		11 не	
Минимальная длительность импульса на входе DI_SYN1 (DI_SYN2) в режиме подачи сигнала частоты синхронизации	t_{SYN_W}	40 нс		
Время задержки активного фронта или спада сигнала частоты синхронизации от входа DI_SYN1 (или DI_SYN2) до выхода CONV_OUT	$t_{SYN_CNV_OUT}$		14 нс	
Длительность импульса сигнала CONV_OUT	t_W		50 нс	

3.3.11. Задержки сигнала синхронизации старта сбора данных со входа DI_SYN1 (DI_SYN2), когда сигнал частоты преобразования не подан на вход DI_SYN2 (DI_SYN1).

Это случай, когда частота преобразования либо внутренняя, либо приходит от ведущего модуля (только во время сбора данных “ведущего” модуля). Каждый импульс на выходе CONV_OUT будет соответствовать началу периода преобразования (t_{REF}). Но если после прихода сигнала старта сбора данных частота преобразования окажется выключенной, то выходные импульсы CONV_OUT будут отсутствовать, но данное состояние вызовет программную ошибку.

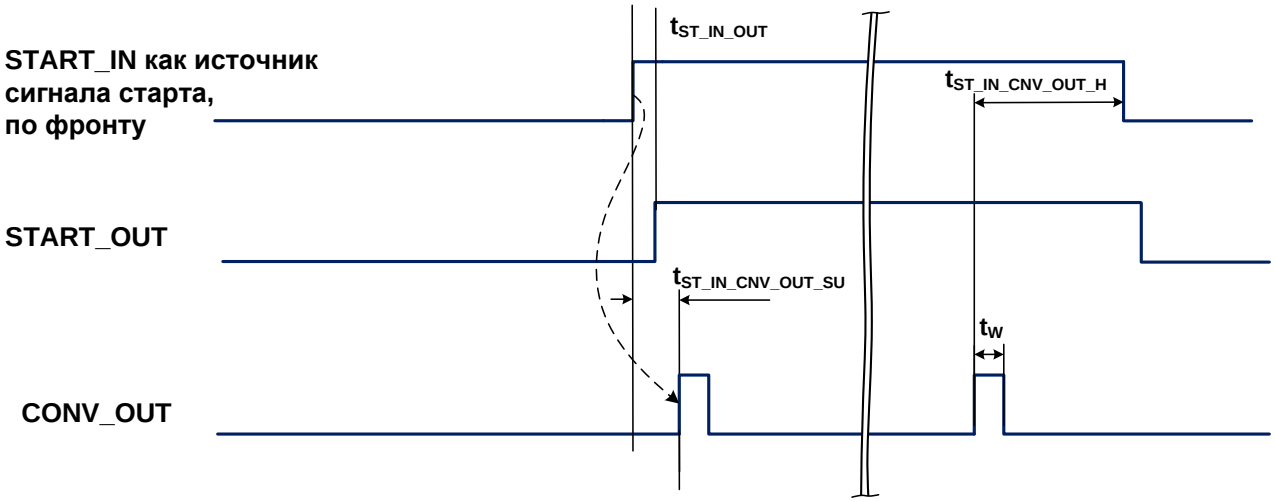


Описание	Обозначение	Значение времени		
		Минимальное	Типичное	Максимальное
Время распространения сигнала старта сбора данных от входа DI_SYN1 (или DI_SYN2) до выхода START_OUT	$t_{SYN_ST_OUT}$		14 нс	
Время установления сигнала старта сбора данных от входа DI_SYN1 (или DI_SYN2) до асинхронного момента времени фронта на выходе CONV_OUT	$t_{SYN_CNV_OUT_SU}$		- 3 нс	
Время удержания сигнала старта сбора данных от входа DI_SYN1 (или DI_SYN2) до асинхронного момента времени фронта на выходе CONV_OUT	$t_{SYN_CNV_OUT_H}$		5 нс	

3.3.12. Задержки сигнала синхронизации старта сбора данных от ведущего модуля (от входа START_IN), когда сигнал частоты преобразования не подан от ведущего модуля.

Это случай, когда частота преобразования либо внутренняя, либо приходит со входа DI_SYN1 или DI_SYN2. Каждый импульс на выходе CONV_OUT будет соответствовать

началу периода преобразования (t_{REF}). Но, если после прихода сигнала старта сбора данных (по фронту START_IN) частота преобразования окажется выключенной, то выходные импульсы CONV_OUT будут отсутствовать, но данное состояние вызовет программную ошибку.



Описание	Обозначение	Значение времени		
		Минимальное	Типичное	Максимальное
Время распространения сигнала старта сбора данных от входа START_IN до выхода START_OUT	$t_{SYN_ST_OUT}$		14 нс	
Время установления сигнала старта сбора данных от входа START_IN до асинхронного момента времени фронта на выходе CONV_OUT	$t_{ST_IN_CNV_OUT_SU}$		- 2 нс	
Время удержания сигнала старта сбора данных от входа START_IN до асинхронного момента времени фронта на выходе CONV_OUT	$t_{ST_IN_CNV_OUT_H}$		4 не	
Время задержки фронта или спада START_OUT относительно соответствующего фронта или спада START_IN	$t_{ST_IN_OUT}$		12 нс	

3.4. Принцип работы и функциональная схема

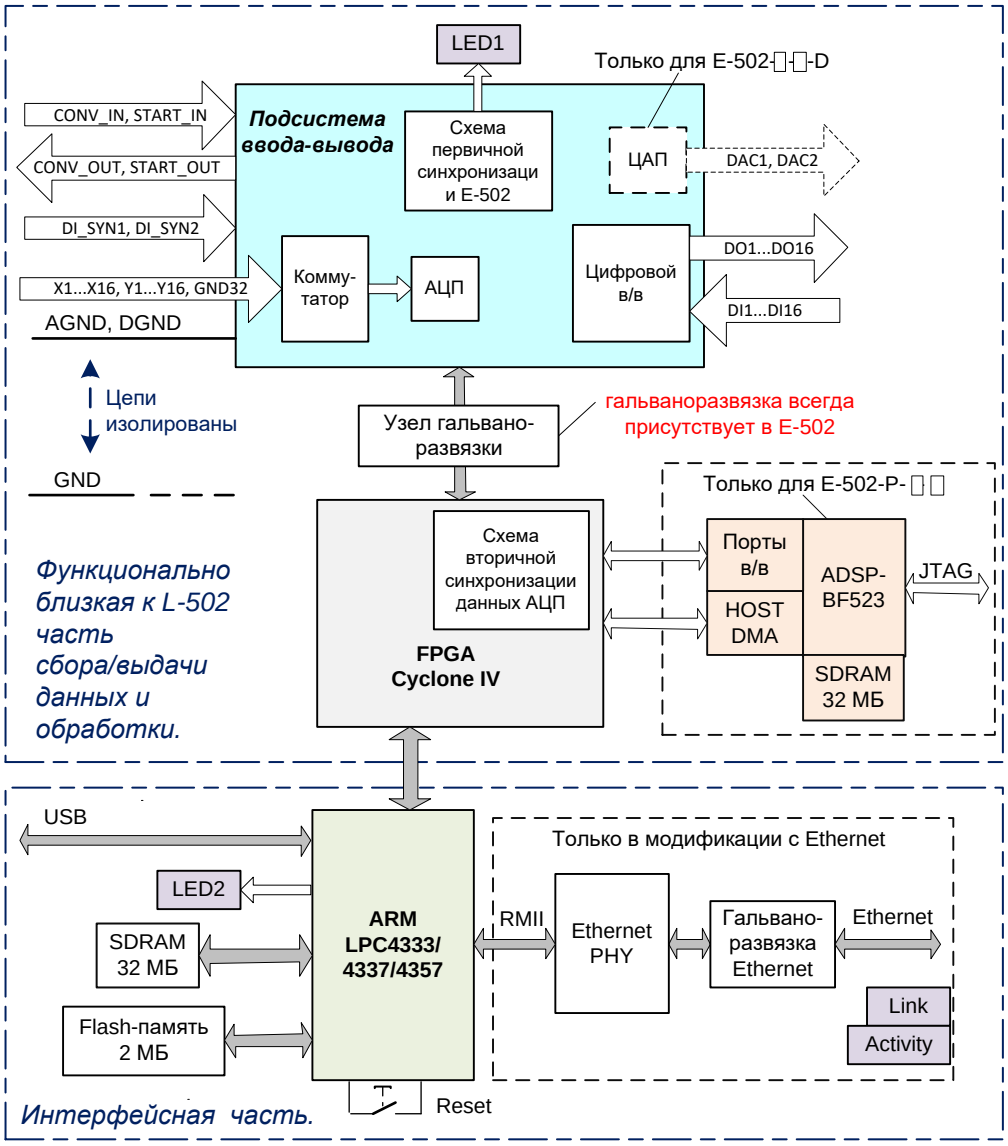


Рис. 3-5. Функциональная схема

Функциональная схема E-502 условно разбита на две части:

1. **Часть, относящаяся к сбору/выдачи данных АЦП/ЦАП** – цифровой ввод/вывод. Эта часть повторяет архитектуру L-502. Наличие ЦАП и сигнального процессора ADSP-BF523 зависит от модификации E-502. В FPGA сосредоточена логика управления сбором данных, логика калибровки данных АЦП, логика *вторичной синхронизации* (3.3.5), а также интерфейс с ARM-контроллером LPC4333 (LPC4337, LPC4357) и с сигнальным процессором ADSP-BF523.
2. **Интерфейсная часть E-502 на основе ARM-контроллера, поддерживающая USB и Ethernet.** Наличие Ethernet зависит от модификации E-502.

ARM-контроллер LPC4333 (LPC4337, LPC4357) и гальваническая развязка присутствует во всех модификациях E-502.

Flash-память объёмом 2 МБ предназначена для хранения прошивки FPGA, калибровочных коэффициентов, заводского серийного номера. Половина объёма Flash-памяти предоставляется для пользовательских задач.

Подсистема ввода-вывода E-502 (в части 1.) содержит узлы коммутатора каналов, АЦП, ЦАП, цифрового ввода-вывода, а также схему *первичной синхронизации* (3.3.5).

Узел гальваноразвязки изолирует все цепи подсистемы ввода-вывода от цепей, связанных электрически с какими-либо остальными цепями.

Сигнальный процессор ADSP-BF523 с SDRAM 32 МБ предназначен для дополнительной обработки данных и управления в рамках пользовательских задач. Если процессор задействован, то передача всего потока данных и управления подсистемы ввода-вывода происходит через порты ввода-вывода процессора. Например, возможно создание контура управления через сигнальный процессор с использованием всех возможностей сбора-выдачи данных E-502. Независимый Интерфейс процессора и передача данных осуществляется через порт HOST DMA процессора к ARM-контроллеру. Процессор имеет JTAG разъём на плате.

ARM-контроллер LPC4333 (LPC4337, LPC4357) имеет своё независимое SDRAM 32 МБ и потайную кнопку Reset, выведенную на переднюю панель E-502. Тест данного SDRAM всегда происходит после включения питания (ошибка индицируется светодиодом LED2, п. 2.3.2, стр. 14).

ARM-контроллеры LPC4333, LPC4337, LPC4357 идентичны, с точки зрения их задействованных ресурсов, и вариант комплектации не влияет на потребительские свойства изделия[2]. Предприятие-изготовитель оставляет за собой право произвольно комплектовать модуль E-502 этими ARM-контроллерами без какой-либо отличительной маркировки изделий и без соответствующих отличий в паспортах изделий.

Короткое нажатие на кнопку Reset производит обычный сброс ARM-контроллера.

Долгое нажатие (более 10 с) кнопки RESET (п. 2.4, стр. 15) переводит E-502 в специальный “режим загрузчика” через USB. Специальный режим нужен для возможности обновления прошивок E-502 и смены IP-адреса Ethernet.

После подачи напряжения питания на E-502 произойдёт загрузка прошивки в FPGA из Flash-памяти (рис. 3-5), а также произойдёт полное включение системы питания внутренних узлов E-502, после чего E-502 будет готов к штатной работе.

E-502 переключается на работу с USB или Ethernet после включения питания автоматически на тот интерфейс, с которого произойдёт первое обращение к E-502. Параллельная работа с обоих интерфейсов не поддерживается.

[2] Л Кард“ оставляет за собой право произвольно комплектовать модуль E-502 этими ARM-контроллерами без какой-либо отличительной маркировки изделий и без соответствующих отличий в паспортах на изделия

3.5. Все функциональные отличия E-502 от L-502.

Функциональное отличие	L-502	E-502
Конструкция	PCI Express карта (устанавливается внутрь ПК)	Внешний модуль по отношению к ПК.
Интерфейс с ПК	PCI Express 1.0	USB 2.0 Ethernet (100BASE-TX)
Интерфейс межмодульной синхронизации	Использует отдельный разъём. Входы CONV_IN, START_IN имеют постоянные резисторные подтяжки к “нулю”.	Имеет общий разъём Digital вместе с сигналами цифрового ввода-вывода. Функция входов DI15, DI16 совмещена с функцией входов межмодульной синхронизации CONV_IN, START_IN, соответственно. Входы DI15/CONV_IN, DI16/START_IN имеют отдельные программно включаемые резисторные подтяжки к “нулю” (п. 4.4.2, стр. 41).
Второй[3] вход внешней синхронизации DI_SYN2	Присутствует отдельно на внутреннем разъёме L-502. Программно включаемая резисторная подтяжка входа DI_SYN2	Совмещён с входом DI14. Программно включаемая резисторная подтяжка входа DI14/ DI_SYN2
Программно включаемая резисторная подтяжка цифровых входов DI	Присутствует (отдельно для старшего и младшего байта)	Отсутствует
Гальваническая изоляция	Присутствует не во всех модификациях E-502	Присутствует во всех модификациях E-502
Режим циклического автогенератора на вывод в ЦАП и на цифровой выход.	Поддерживается средствами программного драйвера в ПК.	Поддерживается средствами интерфейсного ARM-контроллера LPC4333 (LPC4337, LPC4357) внутри E-502 – буфер данных 2 страницы по 1,5 Мотсч.

По сравнению с L-502, в E-502 улучшены метрологические характеристики ЦАП (п. 5.2) при воспроизведении напряжения постоянного и переменного тока.

[3] Первый вход внешней синхронизации DI_SYN1 имеется на внешнем разъёме в L-502 и на разъёме Analog в E-502)

Глава 4. Подключение сигналов.

В настоящей главе приводятся сведения о разъёмах E-502, назначении их контактов и основных характеристиках входов и выходов E-502, имеющих отношение к вопросу корректного подключения.

4.1. Цепи DGND, AGND

AGND – это *цепь общего провода* изолированных аналоговых цепей: входов АЦП и выходов ЦАП.

DGND – цепь *общего провода* изолированных цифровых цепей: цифровых входов и выходов.

Внутри E-502 цепи AGND и DGND имеют общую точку соединения (условно: G1), но эти цепи изолированы от GND, USB, Ethernet и входа питания E-502 (рис. 4-1)

4.2. Цепи GND, 0 V, GND_USB, CHASSIS

GND – *цепь общего провода* цифровых узлов модуля E-502 в неизолированной части.

0 V – *цепь нулевого потенциала низковольтного входа питания* E-502.

GND_USB – цепь общего провода интерфейса USB.

CHASSIS – цепь для подключения шасси (только для случая использование E-502 без корпуса – для встраиваемых приложений) и экрана сигнальных кабелей

Внутри E-502 цепи GND, 0 V, GND_USB, CHASSIS имеют общую точку соединения (условно: G2). Эти цепи связаны с общим проводом ARM контроллера и неизолированным интерфейсом USB (рис. 4-1).

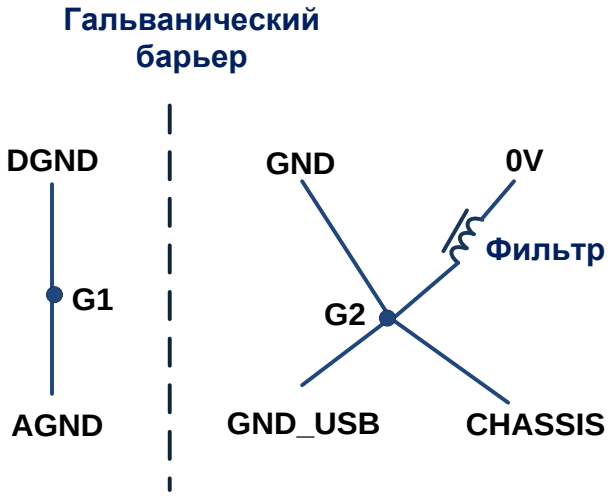


Рис. 4-1: Внутреннее соединение цепей "общих проводов" в E-502.

4.3. Расположение цепей DGND, AGND, GND, 0 V, GND_USB, CHASSIS на плате

В пп. 4.1 и 4.2 объяснено назначение этих цепей, а на рисунке ниже схематично показана их принадлежность разным функциональным частям E-502.

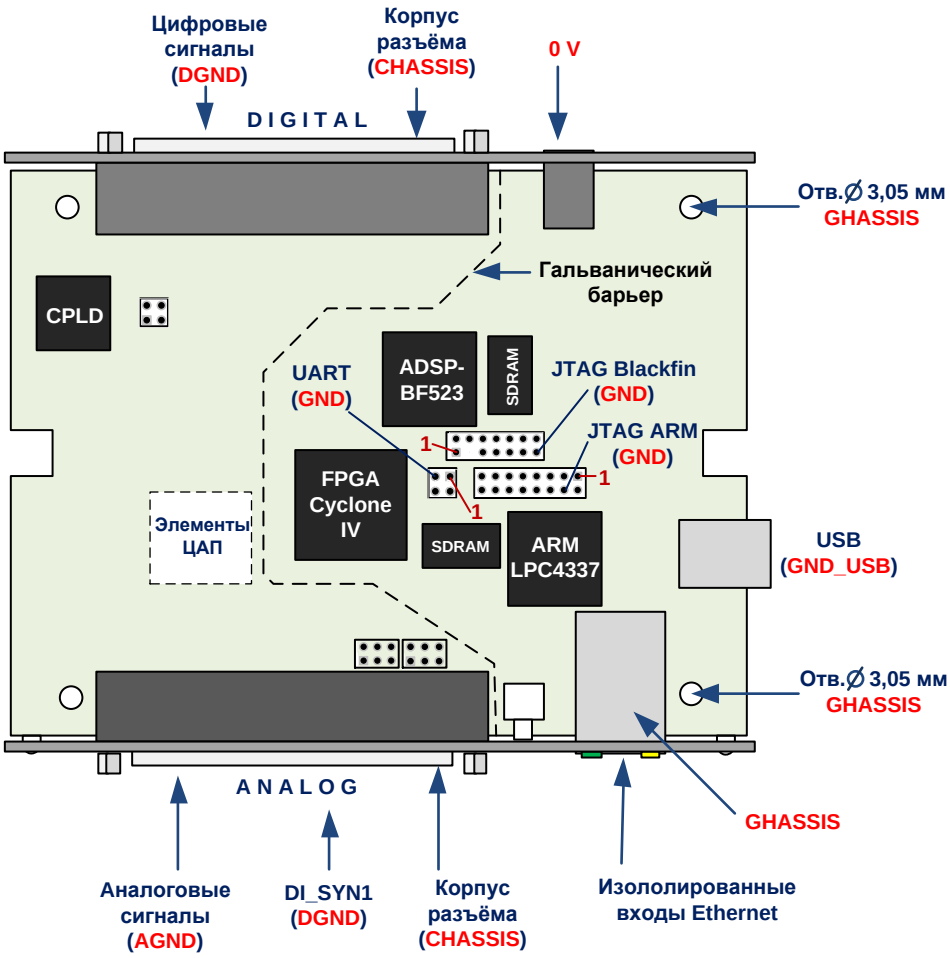


Рис. 4-2: Расположение цепей "общих проводов" на плате E-502

В частности, с цепь GND является общим проводом для внутренних интерфейсов UART, JTAG Blackfin, JTAG ARM.

При использовании отдельно платы E-502 без корпуса[4] во встраиваемых приложениях цепи шасси (CHASSIS) рекомендуется соединить со сплошной металлической поверхностью шасси (корпуса конструкции). Два правых отверстия ∅3,05 мм на рис. 4-2 имеют металлизацию, соединённую с цепью CHASSIS, а два левых отверстия ∅3,05 мм изолированы от остальных цепей. Эти 4 крепёжных отверстия используют для крепления платы E-502.

[4] Здесь не рассматривается вопрос корректности использования сертифицированного Средства Измерения без штатного корпуса.

4.4. Описание разъёмов E-502.

4.4.1. Разъём *Analog*.

Разъём Analog – это 37-контактная 2-х рядная вилка типа DRB-37M на передней панели E-502. Проводящая контактная деталь разъёма (экран) электрически связана с цепью сигнального заземления GND. На экран кабельной части разъёма допускается непосредственная запайка экрана сигнального кабеля. Экран разъёма *Analog* не имеет контакта с цепями AGND, DGND и остальными цепями разъёма *Analog*.

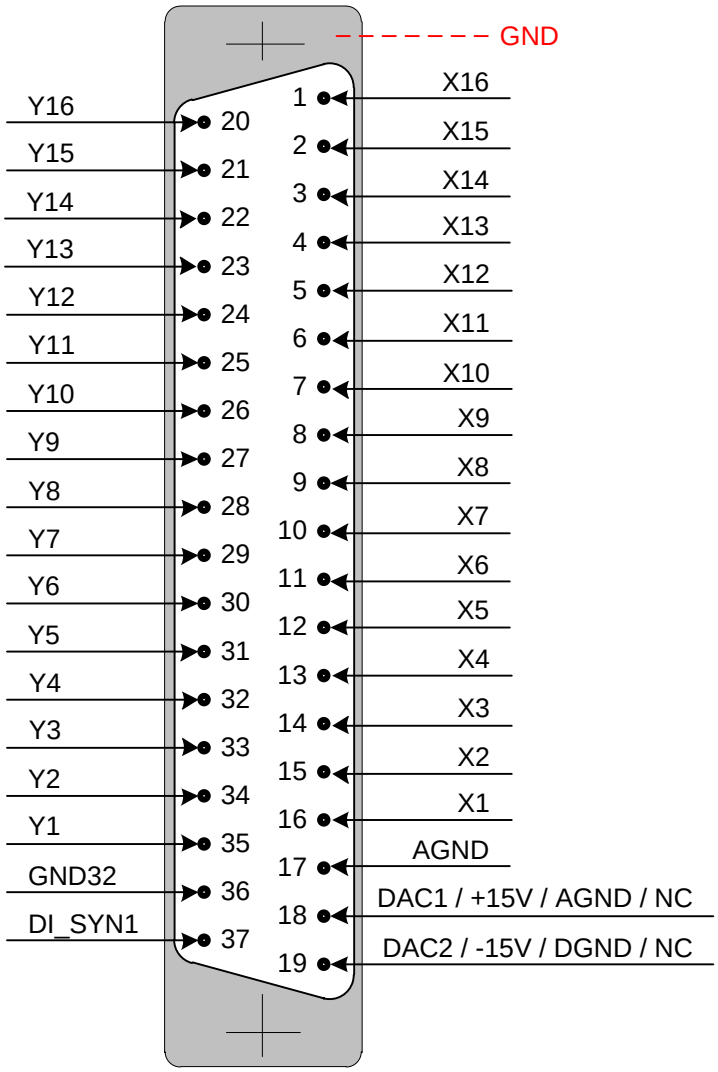


Рис. 4-3: Разъём Analog

Табл. 4-1: Разъём Analog

Имя сигнала	Общая точка[5]	Направ-ление	Описание
X<1…16>	AGND	Вход	• Не инвертирующий вход напряжения каналов 1…16 для дифференциального и режима и режима “с общей землёй”: • Рабочий диапазон напряжения: **±10 В (**подробности см. п. 4.6 стр. 50). • Неиспользуемые входы X<1…16> рекомендуется подключать к AGND или соответствующий физический канал не опрашивать программно.
Y<1…16>	AGND	Вход	• Инвертирующий вход напряжения каналов 1…16 для дифференциального режима. • Вход каналов 17…32 для режима “с общей землёй”. • Рабочий диапазон напряжения: **±10 В (**подробности см. п. 4.6 стр. 50). • Неиспользуемые входы Y<1…16> рекомендуется подключать к AGND или соответствующий физический канал не опрашивать программно.
DAC1 / +15 V / AGND / NC (см. п.2.2.1)	AGND	Выход	Для модификаций E-502-▒-▒-D может быть сконфигурирован джампером как выход 1-го канала ЦАП (выход напряжения в диапазоне -5…+5 В). Для любых модификаций E-502 может быть сконфигурирован джампером как выход +15V питания внешнего устройства, или как дополнительный контакт AGND, или как неподключенный контакт разъёма (NC). (см. п.2.2.1)
DAC2 / -15 V / DGND / NC (см. п.2.2.1)	AGND	Выход	Для модификаций E-502-▒-▒-D может быть сконфигурирован джампером как выход 2-го канала ЦАП (выход напряжения в диапазоне -5…+5 В). Для любых модификаций E-502 может быть сконфигурирован джампером как выход -15V питания внешнего устройства или как дополнительный контакт DGND, или как неподключенный контакт разъёма (NC) (см. п.2.2.1)
AGND	—	—	Аналоговая земля
GND32	AGND	Вход	• В режиме *с общей землёй*: общий инвертирующий вход каналов 1…32. • Для всех режимов должен быть подключен к AGND (в дифференциальном режиме – для увеличения помехозащищенности). В режиме *с общей землёй* подключение к AGND рекомендуется делать на стороне источников сигналов. • Рабочий диапазон напряжения ±1 В **(**подробности см. п. 4.6 стр. 50) .
DI_SYN1	DGND	Вход	Вход синхронизации 1, который может также выполнять роль дополнительного входа цифрового ввода. Совместим с выходным логическим уровнем TTL/CMOS-элементов с напряжением питания от +2,5 В до +5 В. Вход имеет расширенный диапазон предельно допустимых напряжений (±10 В относительно GND).

[5] Цепь общего провода для указанного сигнального входа или выхода

Имя сигнала	Общая точка[5]	Направ-ление	Описание
			Специально не оговаривается минимальная скорость нарастания перепада сигнала на входе DI_SYN1, поскольку присутствует триггер Шмитта на этом входе. Имеется программная возможность включения резисторной подтяжки 1 кОм к высокому логическому уровню на этом входе. Вход DI_SYN1 не шунтирует внешний TTL-источник сигнала даже при выключенном питании.

Примечания к табл. 4-1:

- Предельно допустимые напряжения и токи на контактах разъёмов указаны в п. 4.5, на стр. 48.

4.4.2. Разъём Digital.

Разъём Digital − это 37-контактная 2-х рядная розетка типа DRB-37F на передней панели E-502. Проводящая контактная деталь разъёма (экран) электрически связана с цепью сигнального заземления GND. На экран кабельной части разъёма допускается непосредственная запайка экрана сигнального кабеля. Экран разъёма *Digital* не имеет контакта с цепями DGND и остальными цепями разъёма *Digital*.

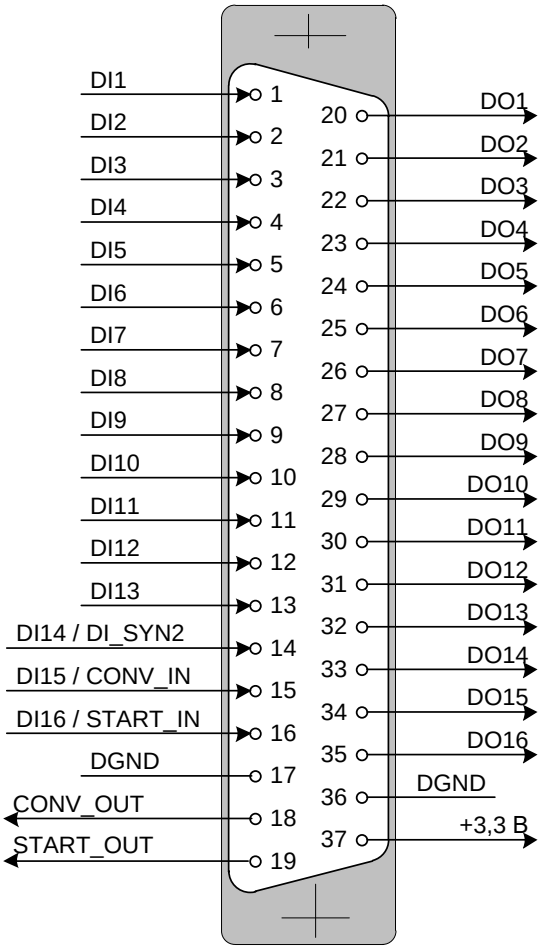


Рис. 4-4: Разъём Digital

Табл. 4-2: Разъем Digital

Имя сигнала	Общая точка	Направление	Состояние после включения	Описание
DI<13…1>	DGND	Вход	Вход	16-битный цифровой вход, где DI1 –младший бит, DI16 – старший бит 16-битного слова. Входы DI14, DI15, DI16 описаны ниже, они имеют альтернативные программно настраиваемые функции входов синхронизации. Вход DI не шунтируют внешний TTL-источник сигнала даже при выключенном питании E-502.
DI14 / DI_SYN2	DGND	Вход	Вход	Цифровой вход DI14 или вход синхронизации DI_SYN2 (программный выбор). Вход совместим с выходным логическим уровнем TTL/CMOS-элементов с напряжением питания от +2,5 В до +5 В. Присутствует триггер Шмитта на этом входе. Имеется программная возможность включения резисторной подтяжки 1 кОм к высокому логическому уровню на этом входе. Вход DI / DI_SYN2 не шунтирует внешний TTL-источник сигнала даже при выключенном питании E-502.
DI15 / CONV_IN	DGND	Вход	Вход	Цифровой вход DI15 или вход синхронизации CONV_IN (программный выбор). Вход импульса синхронизации преобразования АЦП-ЦАП (от соседнего модуля E-502). Имеется программная возможность включения резисторной подтяжки 360 Ом к низкому логическому уровню на этом входе. Вход DI15 / CONV_IN не шунтирует внешний TTL-источник сигнала даже при выключенном питании E-502. Вход совместим с выходным логическим уровнем TTL/CMOS-элементов с напряжением питания от +2,5 В до +5 В. Присутствует триггер Шмитта на этом входе.
DI16 / START_IN	DGND	Вход	Вход	Цифровой вход DI16 или вход синхронизации START_IN (программный выбор). Вход сигнала старта АЦП-ЦАП и ввода-вывода (от соседнего модуля E-502). Активный логический уровень сигнала – высокий. Имеется программная возможность включения резисторной подтяжки 360 Ом к низкому логическому уровню на этом входе. Вход DI16 / START_IN не шунтирует внешний TTL-источник сигнала даже при выключенном питании E-502. Вход совместим с выходным логическим уровнем TTL/CMOS-элементов с напряжением питания от +2,5 В до +5 В. Присутствует триггер Шмитта на этом входе.

Имя сигнала	Общая точка	Направление	Состояние после включения	Описание
DO<16…1>	DGND	Выход	Z-состояние	16-битный цифровой выход, где DO16 – старший бит, DO1 – младший бит 16-битного слова. Линии DO1…DO8 относятся к младшему байту, а линии DO9…DO16 – к старшему. Программное управление Z-состоянием – независимое для старшего и младшего байта. Имеется возможность принудительной установки активного состояния выходов каждого байта при включении питания путём установки джамперов, п. 2.2.2.
CONV _OUT	DGND	Выход	Выход	Выход импульса преобразования АЦП-ЦАП и ввода-вывода (к соседнему модулю E-502)
START _OUT	DGND	Выход	Выход	Выход сигнала старта АЦП-ЦАП и ввода-вывода (к соседнему модулю E-502). Активный логический уровень сигнала – высокий.
DGND	—	—	—	Цепь *общего провода* для цифровых входов и выходов
+3.3 V	DGND	Выход	Выход +3,3 В	Выход +3,3 В питания внешних цифровых узлов. Короткое замыкание цепи +3.3 V нежелательно, но допустимо (вызывает теплозащиту внутреннего стабилизатора)

Предельно допустимые напряжения и токи на контактах разъёмов см. в п. 4.5, на стр. 48.

4.4.2.1. Соединения при межмодульной синхронизации.

Примеры соединений при межмодульной синхронизации показаны на рис. 4-5 – рис. 4-7. Соединения должны быть выполнены кратчайшими витыми парами для рядом расположенных модулей E-502.

Программное обеспечение такой системы должно обеспечивать старт сбора данных ведущего модуля после старта ведомых и предварительную программную настройку этих модулей на соответствующие режимы синхронизации.

У последнего ведомого модуля в цепи необходимо программно включить резисторы-подтяжки на входах START_IN и CONV_IN к низкому логическому уровню. В одну цепь с ведущим рекомендуется включать не более 2-х рядом расположенных ведомых. Каждый ведомый в цепи, например, E-502 #2, как показано на рис. 4-7, при необходимости может стать ведущим для другой цепи синхронизации.

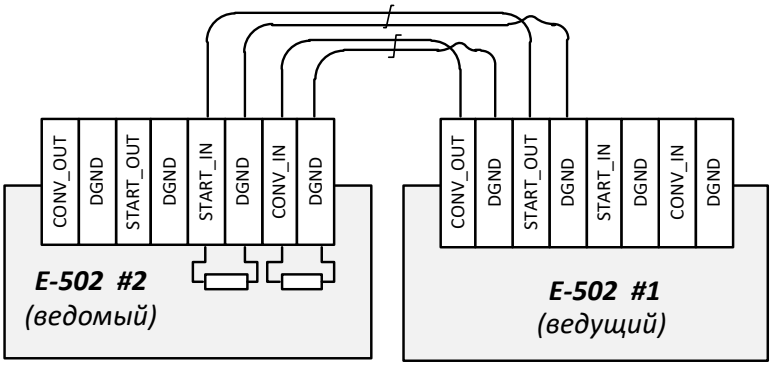


Рис. 4-5: Схема синхронизации ведущий-ведомый

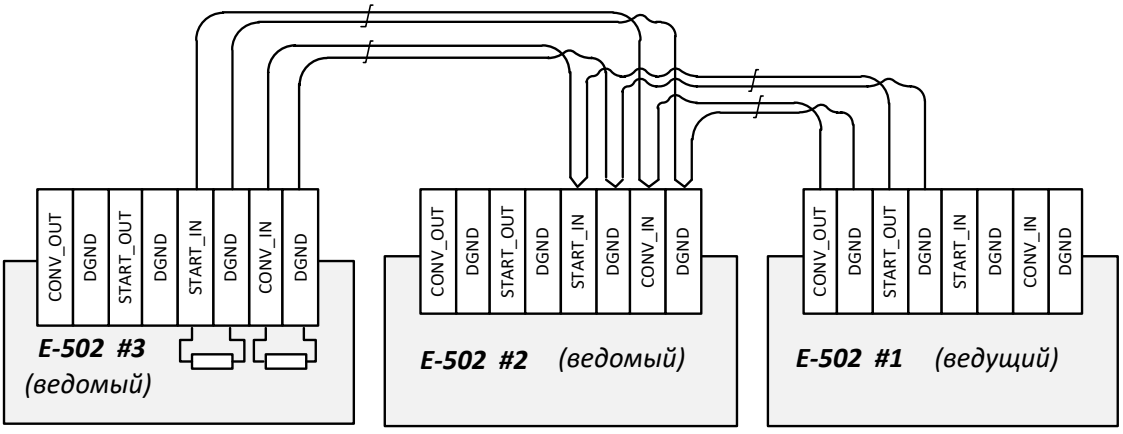


Рис. 4-6: Схема синхронизации "ведущий – два ведомых"

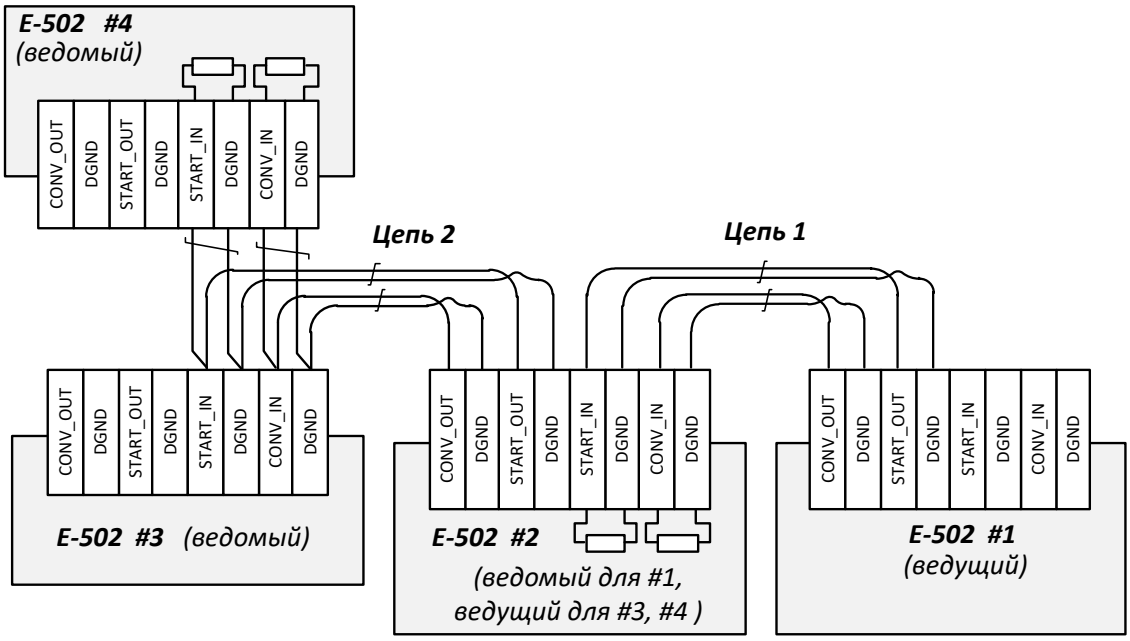


Рис. 4-7: Пример схемы синхронизации двумя цепями

4.4.2.2. Что даёт независимое разрешение выходов старшего и младшего байта?

Один из важных практических примеров – это система 3-х шин шириной 8 бит каждая, как показано на рисунке ниже. Первая шина входная, вторая – выходная, третья – двунаправленная.

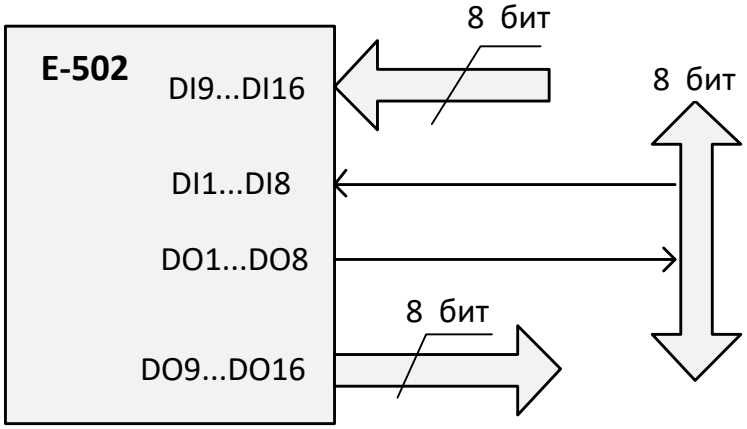


Рис. 4-8: Пример группированного соединения цифровых линий: три шины по 8 бит.

Пример показывает практически важный случай реализации интерфейсов с различными устройствами, имеющими 8-битную двунаправленную шину данных, входные и выходные

линии управления. Следует учесть, что входы DI14, DI15, DI16 имеют альтернативные функции синхронизации (табл. 4-2).

4.4.3. Разъём питания.

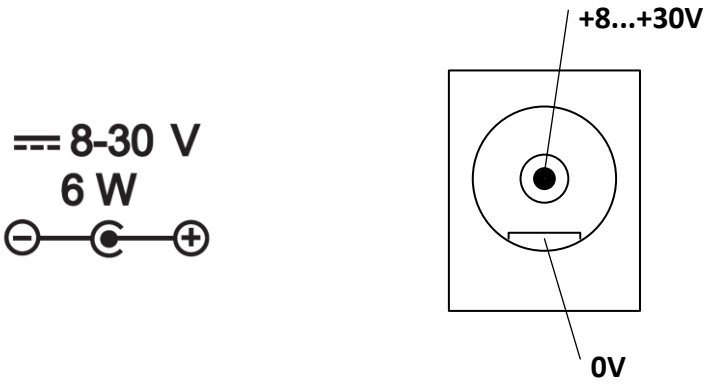


Рис. 4-9: Разъём питания: маркировка (слева), назначение контактов (справа)

Тип блочной части разъёма питания – DJK-02A, тип кабельной части – DJK-10A.

В обычном случае для питания E-502 используете штатный сетевой адаптер, входящий в комплект поставки (п. 1.1.1).

В специальном случае для питания E-502 используете внешний источник питания (например, со стандартным значением номинального напряжения из ряда +9, +12, +15, +18 или +24 В и мощностью более 6 Вт), который следует подключить через кабельную часть разъёма (DJK-10A), также входящую в комплект поставки. В схеме подключения оборудования учитываете гальваническую связь цепей внутри E-502 (п. 4.2) и предельно допустимые сквозные токи (табл. 4-4).

4.4.4. Разъём USB.

Блочная часть разъём USB 2.0 тип “B”, врезанная в боковую стенку корпуса, присутствует во всех модификациях E-502. Рекомендуется использовать кабель USB, входящий в комплект поставки, для подключения к ПК. В схеме подключения оборудования учитываете гальваническую связь цепей внутри E-502 (п. 4.2) и предельно допустимые сквозные токи (табл. 4-4).

4.4.5. Разъём LAN (Ethernet).

Разъём Ethernet присутствует только в модификациях E-502-...-EU (рис. 1-1). Описание индикации на разъёме приведено в (п. 2.3.3).

Разъём LAN обеспечивает стандартное подключение Ethernet 100BASE-TX со скоростью 100 Мбит/с.

! Режим 10 Мбит/с Ethernet не поддерживается

Ethernet интерфейс E-502 поддерживает технологию Auto-MDIX (возможно как подключение «кроссовер», так и «прямым» кабелем).

Для коротких подключений Ethernet Вы можете использовать кабель, входящий в комплект поставки (п. 1.1.1).

4.4.6. Внутренние разъёмы E-502.

4.4.6.1. Разъёмы JTAG процессора Blackfin.

Для отладки собственного ПО Blackfin на плате E-502 следует использовать один из JTAG-эмуляторов от Analog Devices: ADZS-USB-ICE, ADZS-HPUSB-ICE или ADZS-ICE-100B с интерфейсом USB. Они сильно отличаются скоростью передачи по USB и ценой. Об этих изделиях Вы можете получить информацию на сайте производителя www.analog.com .

На плате имеется разъём JTAG, рис. 4-10, совместимый с вышеуказанными JTAG-эмуляторами.

! Операцию присоединения-отсоединения разъёма JTAG-эмулятора следует делать в обесточенном состоянии обоих устройств.

Не допускается подключение разъёма JTAG к иным устройствам, не оговорённым в настоящей главе.

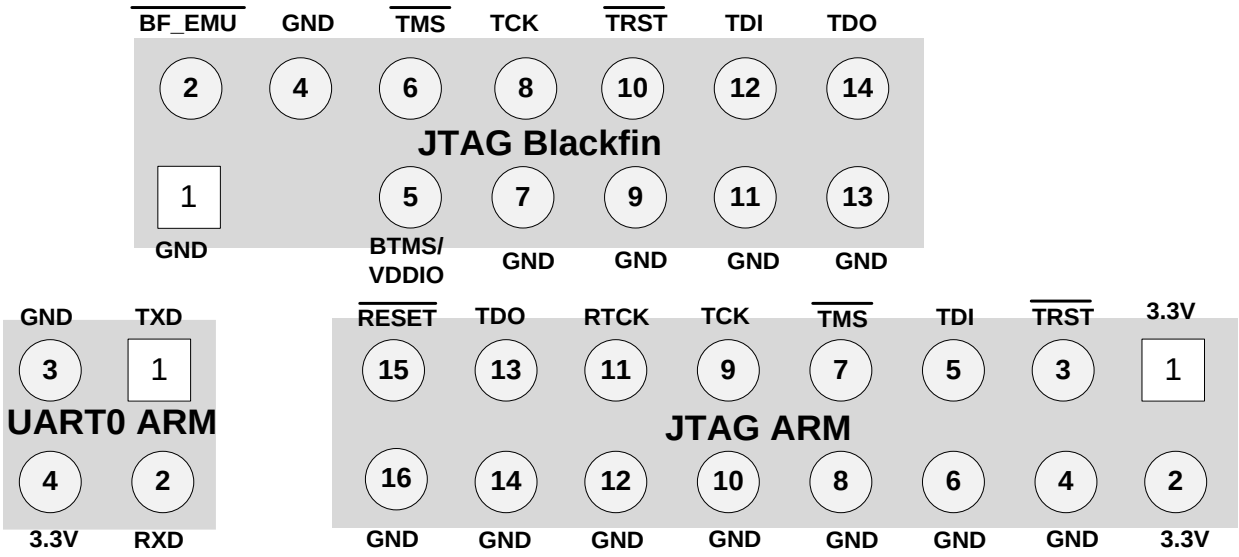


Рис. 4-10. Детализация сигналов на разъёмах JTAG Blackfin JTAG ARM и UART0

4.4.6.2. Разъёмы JTAG и UART0 ARM-контроллера LPC-4333 (LPC-4337).

Для отладки собственного ПО Blackfin на плате, скорее всего, Вам не понадобится модифицировать ПО ARM-контроллера, выполняющего интерфейсную функцию E-502.

Однако, для продвинутых пользователей такая модификация возможна, например, с целью задействования порта UART0 ARM для каких-либо интерфейсных функций.

На рис. 4-10 также показана используемая стандартная цоколёвка JTAG для ARM, а также цоколёвка для интерфейса UART0 ARM (расположение разъёмов на рис. 4-10 соответствует их реальному относительному положению в E-502).

Сигналы TXD и RXD интерфейса UART0 имеют внутреннюю подтяжку к 3.3V резисторами 10 кОм.

Операцию присоединения-отсоединения разъёма JTAG-эмулятора и UART0 следует делать в обесточенном состоянии соединяемых устройств.

4.5. Предельно допустимые условия на входах-выходах сигнальных линий.

Под предельно допустимыми условиями подразумеваются такие токи и напряжения, которые не приводят к выходу из строя или к необратимой деградации характеристик E-502. В то же время предельно допустимые условия могут не обеспечивать рабочие характеристики изделия.

! Долговременная эксплуатация оборудования на предельно допустимых режимах не допускается

Табл. 4-3 Предельно допустимые условия входов-выходов E-502

Цепь / Сигнал	**Описание предельно допустимых режимов**
Входы X1÷X16, Y1÷Y16, GND32	±15 В относительно цепи AGND
Выходы DAC1, DAC2	±20 мА при непревышении суммарной мощности загрузки, см. п. 4.8
Выходы +15 В, -15 В	Не более 30 мА в цепях нагрузки при непревышении суммарной мощности загрузки, см. п. 4.8. КЗ не допустимо.
Входы DI_SYN1	±10 В относительно цепи DGND при внутреннем сопротивление входов не менее 1 кОм.
Цифровые входы DI1÷ DI13, DI_SYN2	От –0,4 до +6,5 В относительно цепи DGND
Цифровые входы двойного назначения DI14 / DI_SYN2, DI15 / CONV_IN, DI16 / START_IN	От –0,4 до +3,6 В относительно цепи DGND
Цифровые выходы DO	От –0,4 до +3,6 В относительно цепи DGND, ток не более ±20 мА. При включенном питании суммарная мощность загрузки не должна превышать расчётную величину, согласно п. 4.8.
Сигналы TX, RX на внутреннем разъёме UART0	От –0,2 до +(Vcc+0,2) В относительно цепи GND, где Vcc– это внутренне напряжение 3.3V E-502. Ток нагрузки не более ±8 мА.

Табл. 4-4 Предельно допустимые сквозные токи по цепям общих проводов:

Предельно допустимые сквозные токи по цепям одного модуля E-502: AGND-DGND[6]	100 мА
Предельно допустимые сквозные токи по цепям GND, 0 V, GND_USB, CHASSIS (по любому контуру, в который входят эти цепи)	100 мА
Максимально допустимая скорость нарастания напряжения между гальванически изолированными цепями в E-502	10 кВ/мкс

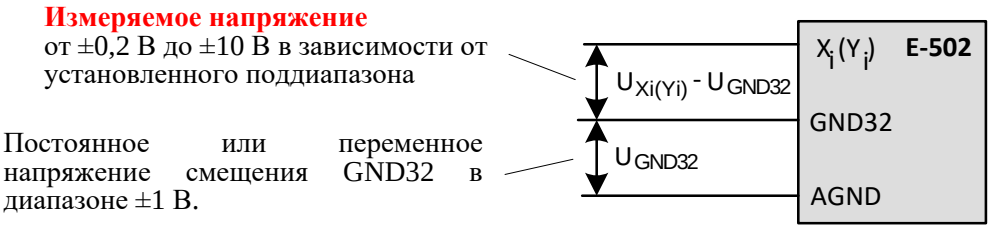
Предельно допустимые режимы цепей разъёмов JTAG не рассматриваются, поскольку область применения JTAG ограничена стандартными типами JTAG-эмуляторов и заданной процедурой их подсоединения, согласно п. 4.4.6.1, стр. 47.

[6] Понятие цепей GND, AGND, DGND введено в п. 4.1

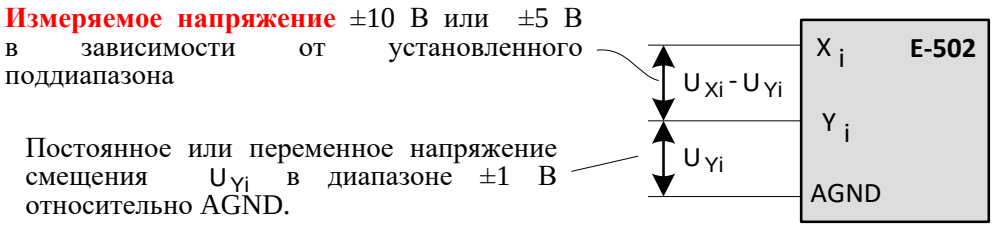
4.6. Рабочий диапазон напряжений входа АЦП

Обратите внимание, что в дифференциальном режиме на поддиапазонах ±10, ±5 В E-502 имеет несимметричные диапазоны входного сигнала входов X и Y по отношению к цепи аналоговой земли AGND, а в режиме “с общей землёй” E-502 на тех же поддиапазонах имеет несимметричные диапазоны входного сигнала входов X(Y) и GND32 по отношению к цепи AGND.

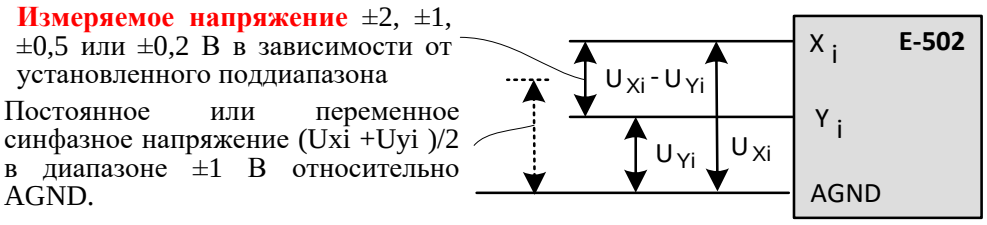
Режим “с общей землёй”



Режим “дифференциальный” ±10 В или ±5 В

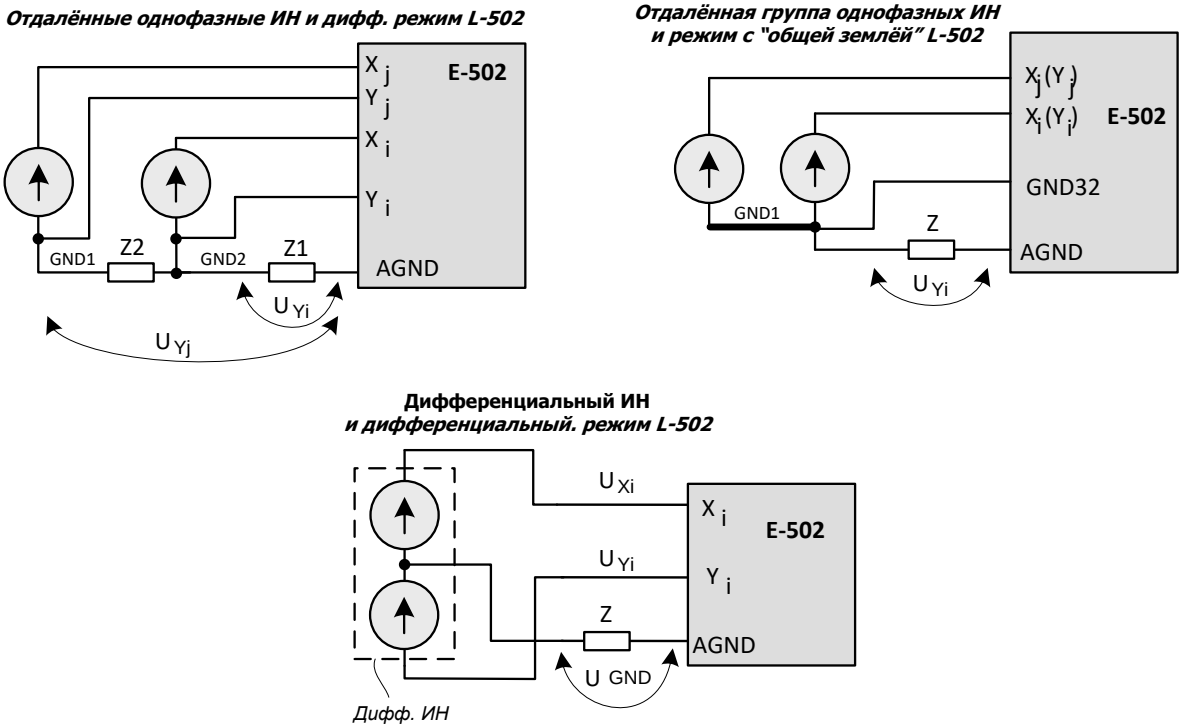


Режим “дифференциальный” ±2, ±1, ±0,5 или ±0,2 В



На рисунке ниже показаны примеры подключения источников напряжения (ИН) ко входам АЦП.

Z, Z1, Z2 – так обозначены собственные сопротивления проводов (через которые могут протекать сквозные токи при соединении разных устройств) или иные внешние электрические причины, вызывающие паразитные напряжения смещения U_{Yi}, U_{Yj}.U_{GND}. В первых двух схемах для обеспечения рабочего режима напряжения U_{Yi}, U_{Yj} не должны выходить за пределы ± 1 В, а в последней схеме синфазное напряжение (U_{Xi} +U_{Yi})/2 должно уложиться в диапазон ± 1 В.



Примеры подключения входа АЦП собраны в п. 6.1 на стр. 65.

Читайте также на сайте L-Card общую статью Вход "16 дифференциальных каналов, 32 – с общей землёй" для понимания устройства входа АЦП с входным коммутатором каналов.

4.7. Необходимые условия корректного подключения и корректных настроек входа АЦП E-502.

Упрощённые примеры подключения входа АЦП приведены в п. 6.1, однако,

! ...если при подключениях АЦП E-502 Вы не учитываете электрических свойств источников сигналов, проводов (кабелей), используете программные настройки E-502 “по умолчанию”, то, скорее всего, Вы получите плохой результат. Почему? Что нужно учитывать? – При ответе ниже на эти вопросы будут использованы ссылки на Интернет-ресурсы сайта www.lcard.ru.

4.7.1. Физические причины возможных проблем

Физическая причина 1. Широкая полоса частот пропускания АЦП в E-502 (порядка 10 МГц) может явиться не только большим преимуществом АЦП E-502 (в способности АЦП качественно оцифровать скоростные динамические процессы), но может стать большой проблемой, если:

- источник сигнала имеет неограниченно широкую полосу частот (значительно шире, чем ширина частот полезного сигнала);
- применятся неэкранированное подключение (или сам источник сигнала имеет значительную площадь неэкранированной поверхности), в ситуации, когда электромагнитные поля в полосе частот до 10 МГц всегда присутствуют в реальной обстановке, а также в ситуации отказа пользователя применить дифференциальное подключение (и настройку на дифференциальный режим), а значит, и применить ценное свойство диффенциального входа – эффективно подавлять синфазную помеху.

Физическая причина 2. Высокая частота коммутатора каналов 2 МГц (при настройке на многоканальный режим) при настройках E-502 “по умолчанию” может явиться не только большим преимуществом АЦП E-502 (в скоростном опросе входов АЦП), но и стать проблемой, поскольку от измерительной цепи требуется короткое время установления сигнала (менее 500 нс после впрыска собственного заряда коммутатора в цепь измерения). Данная причина – фундаментальна для всех АЦП с входным коммутатором, проявляется как коммутационная помеха.

4.7.2. Условия корректного подключения и настроек E-502.

1. При необходимости использования не более 16-ти каналов АЦП всегда выбирайте дифференциальный режим подключения и настройки E-502.
2. При дифференциальном подключении цепи X и Y каждого канала всегда ведите парно (витой парой, экранированной парой).

3. Сигнальная цепь E-502 должна быть экранирована. О подключении экрана см. п. 4.4.1.
4. При дифференциальном подключении при использовании парного кабеля для обеспечения максимального подавления синфазного сигнала E-502 следует симметрировать выходные сопротивления со стороны удалённого источника по цепям X и Y (пример подключения – п.6.1.9).
5. Цепь AGND E-502 должна быть подключена к цепи общего провода источника сигнала (если источников сигналов несколько – к общей точке соединения общих проводов источников сигналов).
6. При необходимости настройки E-502 на многоканальный режим работы сначала следует оптимизировать соотношение сигнал-шум АЦП в одноканальном режиме работы при максимальной частоте сбора данных 2 МГц, при которой в спектре сигнала Вы увидите все частоты влияющих помех (возможно с "зеркальных частот", если помехи выше 1 МГц), а значит, у Вас в руках – инструмент для поиска источников и причин этих помех (перед тем, как переходить к многоканальному режиму и режиму усреднения, при котором разобраться с источниками помех будет значительно сложнее).
7. **При использовании ("по умолчанию") в многоканальном режиме работы максимальной частоты коммутации (2 МГц) выходное сопротивление *сигнальной цепи* E-502 должно быть от 0 до 50 Ом (в полосе частот до 10 МГц), и этот источник напряжения должен быть подсоединён к разъёму E-502 проводами нулевой длины.** Это достигается либо непосредственным подключением выхода самого источника сигнала (50 Ом) или подключением его нагрузочного резистора (до 50 Ом) непосредственно на кабельную часть сигнального разъёма E-502 (случаи подключения согласованной линии 50 Ом или токового шунта до 50 Ом внешней цепи измерения тока).
8. **При использовании в многоканальном режиме ненулевой длины проводов до *источника напряжения и (или) при выходном сопротивлении сигнальной цепи более 50 Ом должна быть применена программная настройка времени установления сигнала* $n_{su} > 1$ (п.3.3.6).**
9. **В многоканальном режиме оптимальное время установления n_{su} (п. 3.3.6) должно быть выбрано в зависимости от выходного сопротивления источника сигнала, длины и согласованности кабеля.** Предлагается выбирать оптимальное n_{su} для данного канала по критерию получения малого межканального прохождения сигнала от предыдущего канала опроса.
10. **Для улучшения соотношения сигнал-шум и повышения разрешения в тракте измерения рекомендуется использовать максимально возможный коэффициент усреднения $n_{av} > 1$ (п. 3.3.6)** для необходимой частоты опроса каналов и необходимого *времени установления сигнала* n_{su} .
11. Не допускайте превышения рабочих диапазонов напряжений на входах X, Y, GND32 (п. 4.6)
12. Используйте режим работы E-502 "с общей землёй" только в случае близко расположенных низкоомных источников сигнала. Оптимизация настроек n_{su} **и** n_{av} для режима "с общей землёй" обязательна. Не осуществляйте подключения "с общей землёй" через кабель, если на стороне E-502 отсутствуют низкоомные нагрузочные резисторы.
13. При подключении E-502 "с общей землёй" цепь GND32 должна находиться в той же группе проводов кабеля (в частности, внутри одного и того же экрана), что и другие цепи X и Y, работающие по схеме с "общей землёй".

14. При использовании от 16-ти до 31 каналов целесообразно комбинировать подключения и настройки E-502 “дифференциальное” и “с общей землёй” для получения большего количества каналов, работающих в дифференциальном режиме. При этом провода X и Y (дифференциальной схемы) и провода X,Y, GND32 (схемы “с общей землёй”) должны образовывать разные группы в кабеле в ситуации общей цепи AGND для этих групп.
15. Не допускайте сквозных токов по экранам и общим проводам аналоговых и цифровых сигнальных цепей. Учитывайте внутреннюю схему соединения общих проводов сигнальных цепей в E-502 (п. 4.1, п. 4.2).

4.8. Расчёт общей мощности нагрузки выходных цепей E-502

Если Вы предполагаете использовать выходные цепи E-502 для подключения каких-либо внешних нагрузок, то общая мощность нагрузок не должна превышать мощности, указанной в спецификации (п. 5.7 на стр. 63). Оценку мощности нагрузки следует произвести по описанной далее методике.

Общая мощность нагрузки P, взятая от системы питания E-502, равна:

$$P = \sum P_{DO} + \sum P_{DAC} + P_{+15} + P_{-15} + P_{3,3}$$

где P_{DO} — суммарная мощность нагрузки, снятая с цифровых выходов DO, находящихся в состоянии “1” (только для нагрузок, подключенных относительно цепи GND);

P_{DAC} — мощность нагрузки, снятая с выходов ЦАП;

P_{+15} — мощность нагрузки, снятая с выхода +15 В;

P_{-15} — мощность нагрузки, снятая с выхода –15 В;

$P_{+3,3}$ — мощность нагрузки, снятая с выхода +3,3 В;

В свою очередь, слагаемые мощности P_{DO} соответствующих i-тых выходов нужно рассчитать либо через известный ток нагрузки I_{DO}^{i} по формуле $P_{DO}^{i} = 3{,}3 * I_{DO}^{i}$, либо через известное сопротивление нагрузки R_{DO}^{i} на i-том выходе $P_{DO}^{i} = \frac{10{,}9}{R_{DO}^{i}}$.

Слагаемые мощности P_{DAC} соответствующих j-тых выходов нужно рассчитать либо через известный ток нагрузки I_{DAC}^{j} по формуле $P_{DO}^{j} = 5{,}0 * I_{DAC}^{j}$, либо через известное сопротивление нагрузки R_{DAC}^{j} на j-том выходе $P_{DAC}^{j} = \frac{25}{R_{DO}^{j}}$.

Мощности P_{+15} и P_{-15} нужно рассчитать либо через известные токи нагрузки $I_{+15} + I_{-15}$ по формулам $P_{+15} = 5{,}0 * I_{+15}$, $P_{-15} = 5{,}0 * I_{-15}$ либо через известное сопротивление нагрузки R_{+15}, R_{-15} по формулам $P_{+15} = \frac{25}{R_{+15}}$, $P_{-15} = \frac{25}{R_{-15}}$.

Все слагаемые в формулах мощности положительны, размерность: мощность — Ватт, ток — Ампер, сопротивление — Ом.

Глава 5. Спецификации.

В приводимых ниже спецификациях указаны основные параметры E-502 по назначению для рабочего режима работы.

!	*Предельно допустимые напряжения и токи на контактах разъёмов см. в п.4.5, на стр. 48*

5.1. АЦП

Параметр	Значение
Количество каналов	16 дифференциальных или 32 с общей землёй (однофазных)
Диапазон измерения напряжения постоянного тока Поддиапазоны измерения напряжения (входной сигнал приложен между Xi и Yi – для 16-канального режима, между Xi (Yi) и GND32 – для 32-канального режима)	±10 В ±10 В, ±5 В, ±2 В, ±1 В, ±0,5 В, ±0,2 В при *соблюдении рабочих условий измерения (см. ниже)*
Рабочие условия измерения на входах АЦП (п. 4.6, стр. 50)*:* - Напряжения на входе Yi относительно AGND для дифференциального режима измерения на поддиапазонах “±10 В”, “ ±5 В”. - Среднее значение напряжения на входах X и Y для дифференциального режима на поддиапазонах измерения “±2 В”,” ±1 В”, “ ±0,5 В”, “±0,2 В”. - Напряжения на входе GND32 относительно AGND для режима “с общей землёй” и всех поддиапазонов измерения	 $\lvert U_X \rvert \le \pm 1$ В $\lvert (U_X + U_Y)/2 \rvert \le \pm 1$ В $\lvert U_{GND32} \rvert \le \pm 1$ В
Разрядность аналого-цифрового преобразователя	16 бит
Разрядность данных АЦП после арифметической обработки (коррекция данных, усреднение данных)	24 бит
Пределы допускаемой приведенной основной погрешности измерений напряжения постоянного тока, %, в поддиапазонах: – 10; 5 и 2 В – 1 В – 0,5 В – 0,2 В	 ±0,05 ±0,07 ±0,1 ±0,2
Собственный входной ток (по цепям X, Y или GND32) в одноканальном режиме, не более	0,4 мкА
Инжекция заряда во входную цепь АЦП (X, Y или GND32) в течение одной коммутации	2 пКл
Возможность коррекции данных (использование калибровочных коэффициентов)	Есть

Коэффициент подавления синфазного сигнала 50 Гц с амплитудой 1 В в дифференциальном режиме на поддиапазоне:	
±10 В	77 дБ
±5 В	83 дБ
±2 В	90 дБ
±1 В	92 дБ
±0,5 В	92 дБ
±0,2 В	92 дБ
Устойчивость к перегрузкам входным измерительным сигналом напряжения постоянного тока	±15 В
Пределы допускаемой относительной основной погрешности частоты преобразований АЦП	±0,005 %
Диапазон измерений напряжения переменного тока	От 0,2 мВ до 7 В
Пределы допускаемой относительной основной погрешности измерений напряжения переменного тока	Согласно п. 5.1.1

5.1.1. Пределы допускаемой относительной основной погрешности измерений напряжения переменного тока

Диапазон частот входного сигнала, кГц	Пределы допускаемой относительной основной погрешности измерений напряжения переменного тока, %
от 0,01 до 50 включ.	$\pm[0{,}15 + 0{,}02 \times (\frac{X_{AC}}{X} - 1)]$
св. 50 до 100 включ.	$\pm[0{,}3 + 0{,}02 \times (\frac{X_{AC}}{X} - 1)]$
св. 100 до 300 включ.	$\pm[1 + 0{,}03 \times (\frac{X_{AC}}{X} - 1)]$
св. 300 до 999	$\pm[5 + 0{,}05 \times (\frac{X_{AC}}{X} - 1)]$
Примечания 1 Погрешность измерений напряжения переменного тока нормируется в дифференциальной схеме подключения Е-502 при частоте преобразований АЦП 2000 кГц, для сигналов, пиковые значения которых не превышают значение установленного поддиапазона измерений. 2 X_{AC} – предел измерений напряжения переменного тока, $X_{AC} = \frac{X_K}{\sqrt{2}}$, где X_K – значение установленного поддиапазона измерений напряжения. 3 X_K – конечное значение установленного поддиапазона измерений напряжения. 4 X – значение измеряемого напряжения.	

5.1.2. Собственный входной шум АЦП.

Скорость ввода данных, кслов/с с одного канала АЦП	**Коэффициент усреднения**	**Поддиапазон АЦП, В**					
		±10	±5	±2	±1	±0,5	±0,2
		Типичное значение уровня шума, приведённого ко входу АЦП, мкВ					
2000	1	420	175	87	40	26	23
400	5	185	78	40	18	12	11
50	20	93	38	20	10	7	6
10	128	40	25	12	7	5	4

5.1.3. Межканальное прохождение АЦП.

Сопротивление источника сигнала (в том канале, в котором измеряется межканальное прохождение)	**Время опроса канала,** мкс (при коэффициенте усреднения, равном 1**) или время установления канала, мкс**					
	0,5	1,0	2,0	4,0	8,0	16,0
	Межканальное прохождение, дБ (сигнала от предыдущего канала по порядку опроса)					
0-50 Ом	**-65**	**-78**	**-82**	**-82**	**-82**	**-82**
1 кОм	-35	-63	-73	-82	-82	-82
10 кОм	-5	-11	-22	-43	-74	-82

5.2. ЦАП.

Параметр	Значение
Количество каналов	2
Частота вывода в синхронном режиме	1 Мсэмпл/с на каждый канал
Частота вывода в асинхронном режиме	Фактическая скорость зависит от многих факторов программной и аппаратной среды
Разрядность ЦАП, бит	16
Режимы вывода	Асинхронный. Синхронный потоковый, синхронный автогенератор
Диапазон выходного сигнала	±5 В
Рабочий диапазон выходных токов	±10 мА
Пределы допускаемой приведенной основной погрешности воспроизведений напряжения постоянного тока	±0,1 %
Предельно допустимый выходной ток[1]	±20 мА
Диапазон воспроизведений напряжения переменного тока	От 1 мВ до 3,5 В
Погрешность воспроизведения напряжения переменного тока	Согласно п. 5.2.1

5.2.1. Погрешность воспроизведения напряжения переменного тока

Частота выходного напряжения, кГц	Пределы допускаемой относительной основной погрешности воспроизведений напряжения переменного тока, %
От 0,01 до 5 включ.	$\pm[0{,}15 + 0{,}02 \times (\frac{X_{AC}}{X} - 1)]$
Св. 5 до 15 включ.	$\pm[0{,}5 + 0{,}05 \times (\frac{X_{AC}}{X} - 1)]$
Св. 15 до 50 включ.	$\pm[3{,}0 + 0{,}1 \times (\frac{X_{AC}}{X} - 1)]$
Св. 50 до 100 включ.	$\pm[15{,}0 + 0{,}3 \times (\frac{X_{AC}}{X} - 1)]$
Примечания 1 X_{AC} – конечное значение диапазона воспроизведений напряжения переменного тока, X_{AC} = 3,5 В. 2 X – значение воспроизводимого напряжения.	

[1] При непревышении суммарной мощности загрузки, см. п. 4.8 Расчёт общей мощности нагрузки выходных цепей E-502

5.3. Цифровые входы.

Параметр, характеристика	Значение, описание
Общее количество цифровых входов (DI1-DI16, DI_SYN1, DI_SYN2) Из них количество цифровых входов с функцией синхронизации (DI_SYN1, DI_SYN2)	18 2
Режимы ввода данных	Асинхронный Синхронный потоковый, Синхронный автогенератор
Программное управление включением резисторных подтяжек: - для входов DI1-DI16 - для входов DI_SYN1, DI_SYN2	 **Резисторные подтяжки отсутствуют** (в отличие от L-502) Независимо для каждого входа
Максимальная скорость в синхронном режиме	2 Мслов/с
Максимальная скорость в асинхронном режиме	Фактическая скорость зависит от многих факторов программной и аппаратной среды
Рабочий диапазон напряжений: - Цифровые входы двойного назначения (DI14 / DI_SYN2, DI15 / CONV_IN, DI16 / START_IN) - Остальные цифровые входы	-0,2...+0,6 В («логический ноль»); +2,4...+3,6 В («логическая единица»). -0,2...+0,6 В («логический ноль»); +2,4...+5,0 В («логическая единица»)
Высокоимпедансное состояние при выключенном питании	Присутствует
Максимальный входной ток при выключенном питании	10 мкА
Собственный входной ток в рабочем режиме при программно выключенных резисторных подтяжках	10 мкА
Минимальная длительность импульса на входе DI_SYN1 или DI_SYN2 в режиме подачи внешней частоты преобразования АЦП	40 нс
Рекомендуемая длительность фронта: - на входе DI1-DI16 - DI_SYN1, DI_SYN2	 0…50 нс Не ограничивается
Напряжение гистерезиса входов DI_SYN1, DI_SYN2, типичное значение	400 мВ

5.4. Цифровые выходы.

Параметр	Значение
Количество цифровых выходов общего назначения	16
Управление третьим состоянием выходов	Побайтовое
Режимы вывода данных	Синхронный, асинхронный
Максимальная скорость в синхронном режиме	1 Мслов/с
Максимальная скорость в асинхронном режиме	фактическая скорость зависит от многих факторов программной и аппаратной среды
Предельно допустимый ток[2] в цепи нагрузки	20 мА
Рекомендуемый ток в цепи нагрузки	Не более 8 мА
Диапазон напряжений на цифровых выходах	0...+0,4 В («логический ноль») Не менее 2,4 В («логическая единица») Выходные логические элементы с напряжением питания 3,3 В
Выходное сопротивление, типичное значение	110 Ом
Максимальный ток утечки в рабочем режиме в высокоимпедансном состоянии	±1 мкА
Высокоимпедансное состояние при выключенном питании	Отсутствует

5.5. Синхронизация в E-502.

Параметр	Значение
Опорная частота процесса синхронизации сбора-выдачи данных АЦП, ЦАП, цифрового ввода и вывода: • Внутренняя • Внешняя	 1,5 / 2,0 МГц 1,5 МГц
Пределы допускаемой относительной основной погрешности опорной частоты	±0,005

[2] При непревышении суммарной мощности загрузки, см. п. 4.8 Расчёт общей мощности нагрузки выходных цепей E-502

5.6. Характеристики стандартных интерфейсов.

Параметр, характеристика	Значение, описание
Интерфейс с компьютером	
Стандарты интерфейсов с компьютером	USB 2.0 100BASE-TX
Разрядность программного слова данных	32 бит
Скорость передачи данных • по USB на ввод и вывод • по Ethernet на ввод • по Ethernet на вывод	 5 Мслов/с 2,5 Мслов/с Уточняется
Интерфейсы сигнального процессора ADSP-BF523 (E-502-P)	
Интерфейс с компьютером	HOST DMA 16 бит
Основной интерфейс ввода-вывода АЦП, ЦАП, цифрового в/в	SPORT0, >120 Мбит/с, дуплекс
Основной интерфейс управления	SPI
Количество дополнительных портов ввода-вывода для связи с ПЛИС	
Интерфейс SDRAM	32 МБ; 16 бит; 132,5 МГц
Отладочный интерфейс	JTAG
Совместимость с JTAG-эмуляторами Analog Devices	ADZS-ICE-100B, ADZS-USB-ICE, ADZS-HPUSB-ICE

5.7. Система питания и гальванической развязки.

Параметр, характеристика	Значение, описание
Рабочий диапазон напряжений входа низковольтного питания E-502	+8…+30 В
Мощность потребления: • От внешнего источника питания E-502 • От входа USB	 До 6 Вт Не более 0,025 Вт
Испытательное напряжение гальванической развязки: • Между цепями AGND, DGND, соединёнными вместе, и GND • Между цепями GND и линиями Ethernet, соединёнными вместе	 400 В 50 Гц в течение 1 мин. 1500 В 50 Гц в течение 1 мин.
Максимально допустимая скорость нарастания напряжения между гальванически изолированными цепями	10 кВ/мкс
Суммарная мощность нагрузки, снимаемая со всех выходов E-502 (согласно методике, п. 4.8 на стр. 54) Для E-502-P-EU-D Для E-502-X-U-D Для E-502-X-U-X	Методика оценки мощности загрузки приведена в п. 4.8 на стр. 54 0,4 Вт 0,4 Вт 0,8 Вт
Выходы питания внешних аналоговых цепей	+15 V, -15V. Максимальный ток нагрузки до 30 мА, при условии непревышения суммарной мощности нагрузки. КЗ недопустимо. Выходы включаются джамперами, (см. п. 2.2.1), эта возможность зависима от того, будут ли использованы соответствующие выходы ЦАП
Выход питания внешних цифровых цепей	+3,3 V. Рабочий ток нагрузки до 50 мА постоянно, до 100 мА кратковременно

5.8. Конструктивные характеристики.

Параметр	Значение
Габарит	140 x 112 x 39 мм (без кабельных частей разъёмов)
Масса, не более	350 г (в корпусе, без кабельных частей разъёмов)

5.9. Условия окружающей среды.

5.9.1. Нормальные условия

Параметр	Значение
Нормальные условия измерений: – температура окружающей среды, °С – относительная влажность, % – атмосферное давление, кПа	 20±5 от 30 до 80 от 84 до 106

5.9.2. Рабочие условия применения

Параметр	Значение
По устойчивости при климатических воздействиях преобразователи, кроме исполнений с буквенным индексом I, соответствуют ГОСТ 22261, группа 3 с расширенным диапазоном рабочих температур: – температура окружающей среды, °С – относительная влажность при температуре окружающей среды 25 °С, % – атмосферное давление, кПа	 от +5 до +55 до 90 от 70 до 106,7
По устойчивости при климатических воздействиях преобразователи исполнений с буквенным индексом I соответствуют ГОСТ 22261, группа 4 с расширенным диапазоном рабочих температур: – температура окружающей среды, °С – относительная влажность при температуре окружающей среды 30 °С, % – атмосферное давление, кПа	 от -40 до +60 до 90 от 60 до 106,7

Глава 6.
Примеры подключения.

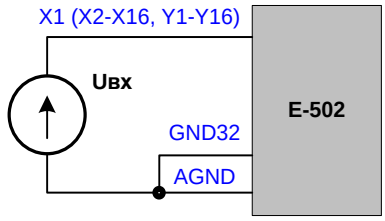
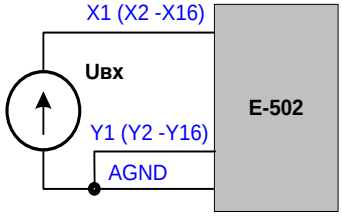
Данные примеры подключения следует рассматривать неразрывно с рекомендациями по подключению и настройкам E-502 (п. 4.7).

Принятая в настоящей главе краткая форма представления информации не охватывает всех особенностей подключения для Вашего конкретного случая. При необходимости за дополнительной информацией обращайтесь по адресу: support@lcard.ru или в конференцию на сайте www.lcard.ru

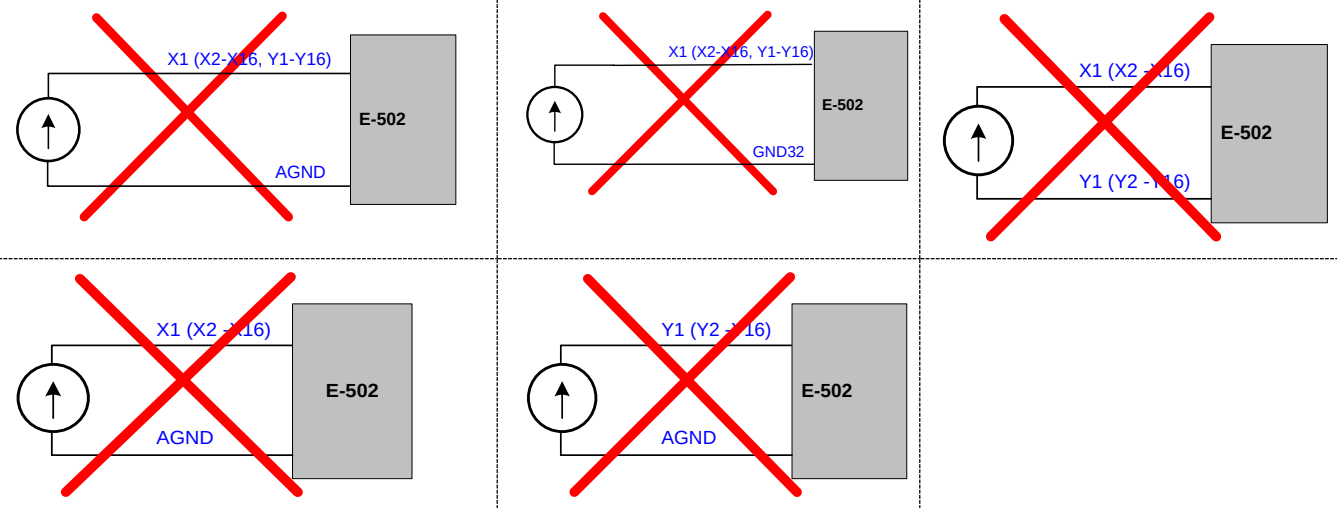
.

6.1. Подключение входов АЦП.

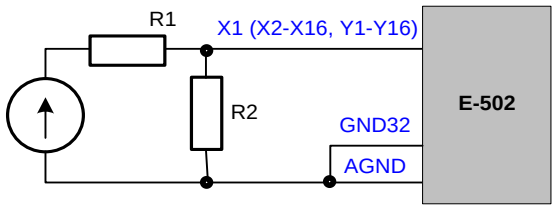
6.1.1. Подключение к входу АЦП однофазного источника напряжения

6.1.1.1. До 32-х каналов. Режим "с общей землёй"	***6.1.1.2. До 16-ти каналов. Режим "дифференциальный"***
	

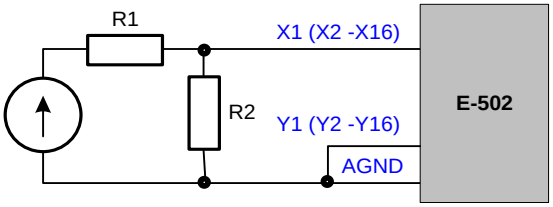
Так подключать нельзя!:



6.1.1.3. Делитель напряжения. Режим “с общей землёй”



6.1.1.4. Делитель напряжения. Режим “дифференциальный”

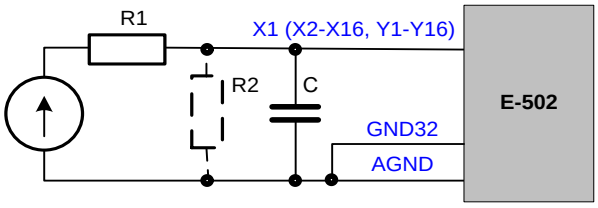


Коэффициент передачи напряжения равен R2/(R1+R2).

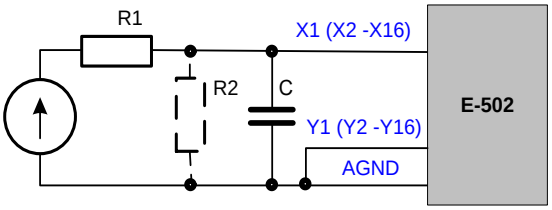
Необходимо, чтобы R1 или R2 был не более 50 Ом, если частота коммутации максимальна.

R2 должен быть расположен близко от входа E-502.

6.1.1.5. Интегрирующая цепь. Режим “с общей землёй”



6.1.1.6. Интегрирующая цепь. Режим “дифференциальный”



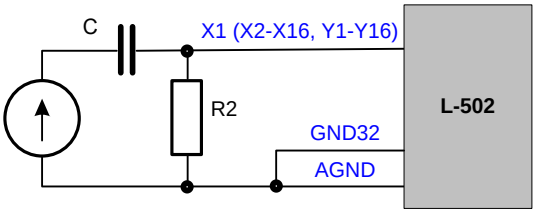
Коэффициент передачи напряжения в частотной полосе пропускания равен R2/(R1+R2).

Если многоканальный режим, то необходимо чтобы $1/F_{SW} >> R1*R2*(C+10^{-10})/(R1+R2)$, или, если R2 отсутствует, то $1/F_{SW} >> R1*(C+10^{-10})$, где F_{SW} - частота коммутации АЦП.

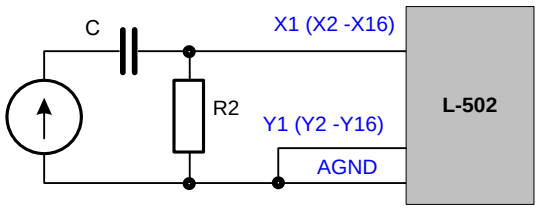
Необходимо, чтобы R2 был не более 50 Ом, если частота коммутации максимальна.

R2, C должны быть расположены близко от входа E-502.

6.1.1.7. Закрытый вход. Режим “с общей землёй”



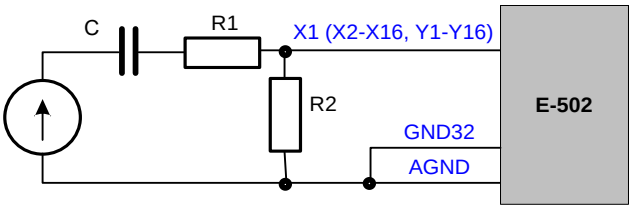
6.1.1.8. Закрытый вход. Режим “дифференциальный”



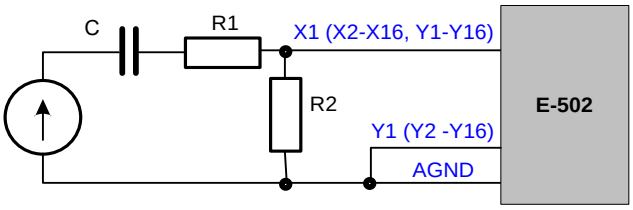
Подключение рекомендовано для одноканального режима.

R должен быть расположен близко от входа E-502.

6.1.1.9. Закрытый вход с делителем. Режим “с общей землёй”



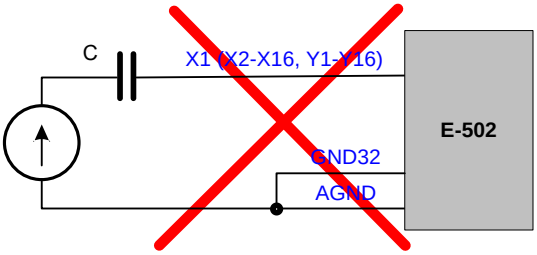
6.1.1.10. Закрытый вход с делителем. Режим “дифференциальный”

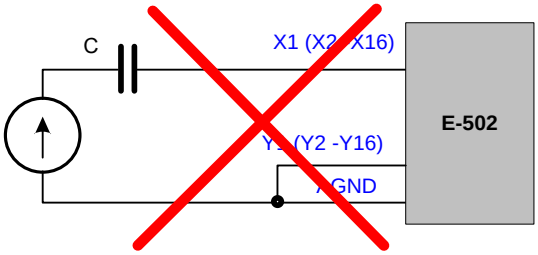


В многоканальном режиме подключение корректно только при R2<<R1 и R2 ≤ 50 Ом.

R2 должен быть расположен близко от входа E-502.

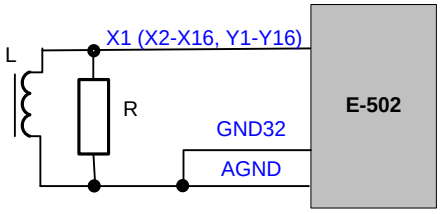
Коэффициент передачи напряжения в полосе пропускания равен R2/(R1+R2).



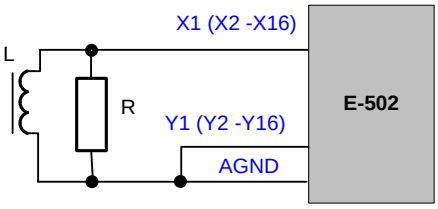


Так подключать нельзя!

6.1.1.11. Индуктивный датчик. Режим “с общей землёй”



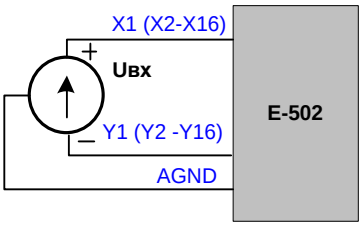
6.1.1.12. Индуктивный датчик. Режим “дифференциальный”



Резистор R выполняет функцию демпфера для подавления колебательного процесса в L-C-контуре, где C – эквивалентная суммарная ёмкость, приложенная параллельно L. Собственную ёмкость входа АЦП оценочно принимают за 25 пФ. Резистор R должен быть расположен близко от входа E-502.

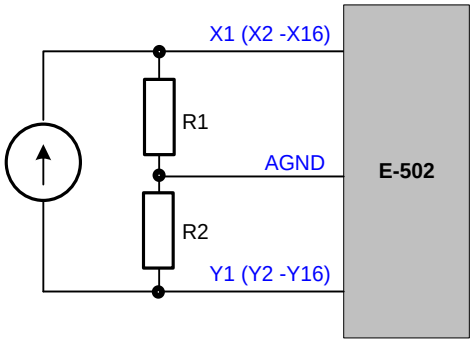
6.1.2. Подключение к входу АЦП до 16-ти дифференциальных источников напряжения

6.1.2.1. Общий случай



Только для поддиапазонов напряжений E-502: ± 2 В, ± 1 В, ± 0,5 В, ± 0,2 В.

6.1.2.2. Дифференциальное подключение изолированного источника напряжения

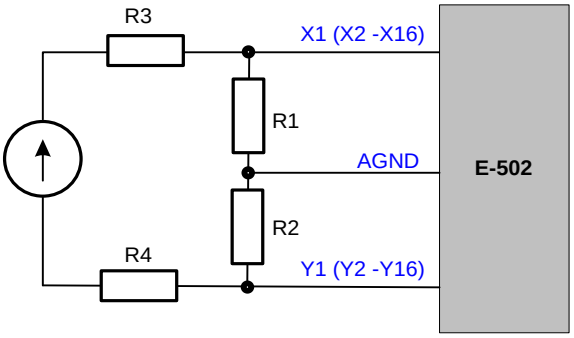


Необходимо соблюдение условия: (R1 = R2) ≤ 50 Ом, если частота коммутации максимальна.

R1, R2 располагать близко от входа E-502.

Только для поддиапазонов напряжений:
± 2 В, ± 1 В, ± 0,5 В, ± 0,2 В.

6.1.2.3. Дифференциальное подключение изолированного источника напряжения с делителем



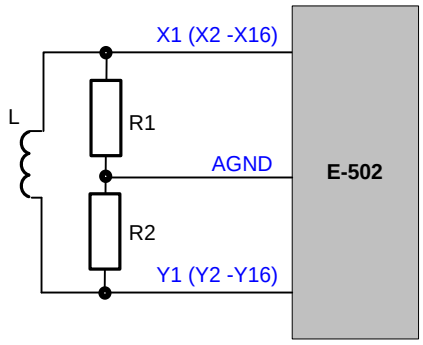
Необходимо: R1 ≤ 50 Ом, если частота коммутации максимальна, R1 = R2, R3=R4.

R1, R2 располагать близко от входа E-502.

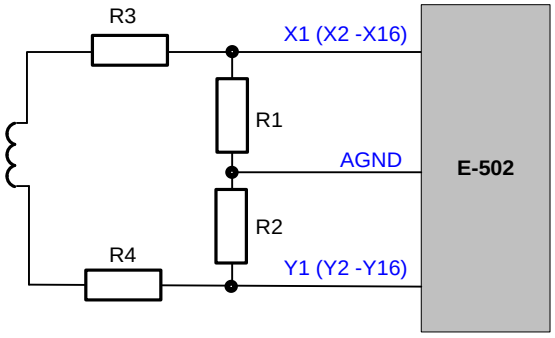
Коэффициент передачи по напряжению равен (R1+R2)/(R1+R2+R3+R4).

Только для поддиапазонов напряжений:
± 2 В, ± 1 В, ± 0,5 В, ± 0,2 В

Частный случай: дифференциальное подключение индуктивного датчика:

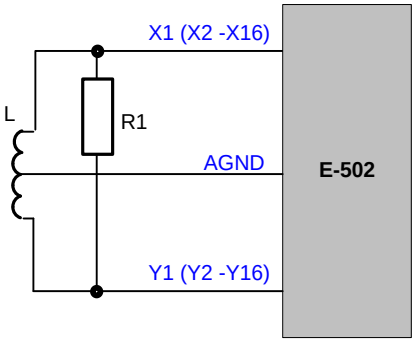


Только для поддиапазонов напряжений:
± 2 В, ± 1 В, ± 0,5 В, ± 0,2 В



Только для поддиапазонов напряжений:
± 2 В, ± 1 В, ± 0,5 В, ± 0,2 В

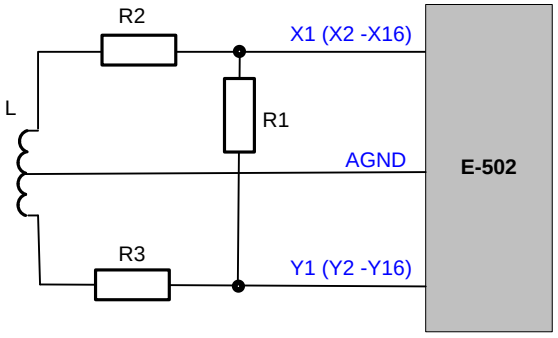
6.1.2.4. Дифференциальное подключение обмотки со средней точкой



R1 располагать близко от входа E-502.

Только для поддиапазонов напряжений E-502: ± 2 В, ± 1 В, ± 0,5 В, ± 0,2 В

6.1.2.5. Дифференциальное подключение обмотки со средней точкой через делитель

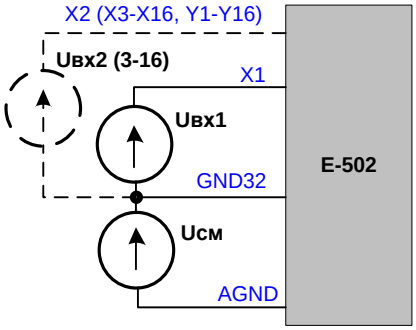


R1 располагать близко от входа E-502.

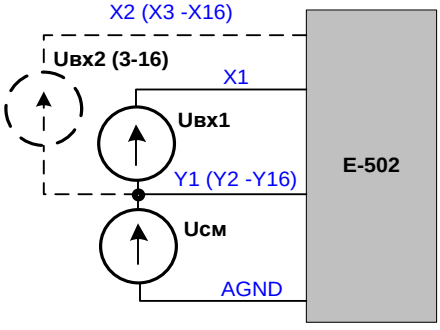
Только для поддиапазонов напряжений E-502: ± 2 В, ± 1 В, ± 0,5 В, ± 0,2 В

6.1.3. Подключение к входу АЦП для случая, когда общий провод источников сигнала имеет потенциал смещения **Uсм не более ± 1 В** относительно цепи AGND.

6.1.3.1. Подключение до 32-х каналов. Режим "с общей землёй"

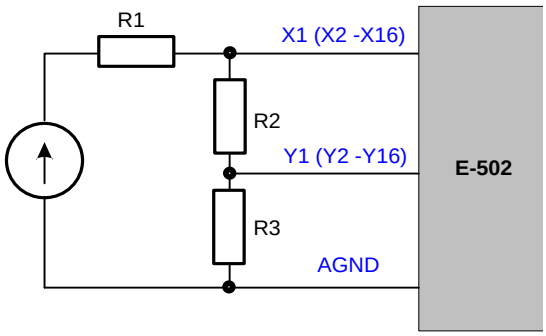


6.1.3.2. Подключение до 16-ти каналов. Режим "дифференциальный"



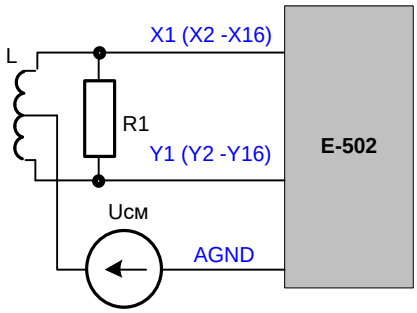
Ограничения см. п.4.6, стр.50!	Ограничения см. п.4.6, стр.50!

6.1.4. Измерение падения напряжения на участке цепи в дифференциальном режиме (до 16-ти каналов)



Данное подключение позволяет измерить падение *напряжения на резисторе R2.* **Для одноканального режима** R1, R2, R3 могут являться также и импедансами ёмкостного или индуктивного характера, но с тем условием, чтобы по постоянному току цепи используемые цепи X и Y не были разорваны. **В многоканальном режиме** эквивалентный импеданс, отнесённый к входу АЦП, должен быть активным. Необходимо, чтобы R2 был не более 50 Ом, если частота коммутации максимальна. Ограничения см. п.4.6, стр.50!

6.1.5. Дифференциальное подключение обмотки трансформатора (дросселя) со средней точкой и смещённым потенциалом относительно AGND



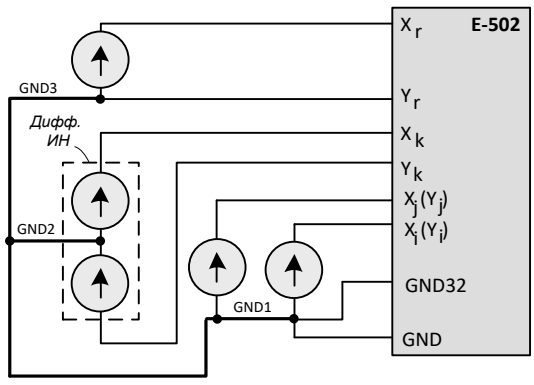
Ограничения:

|Uсм| ≤ 1 В

Только для поддиапазонов напряжений E-502:

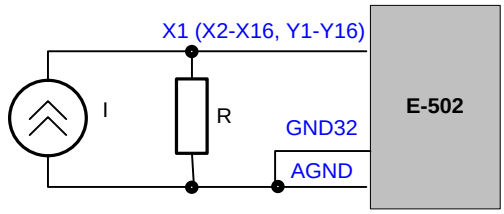
± 2 В, ± 1 В, ± 0,5 В, ± 0,2 В

6.1.6. Пример смешанного подключения источников напряжения “с общей землёй” и дифференциальных.

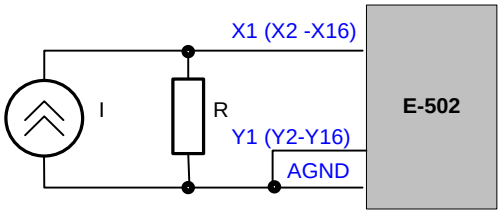


6.1.7. Подключение источника тока ко входу АЦП

6.1.7.1. Режим “с общей землёй”

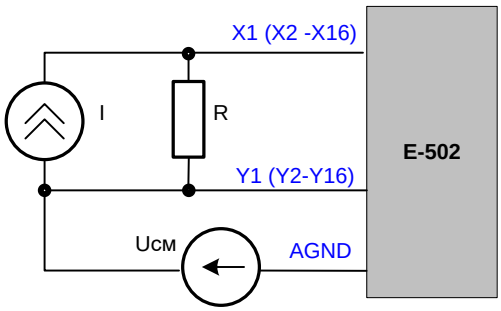


6.1.7.2. Дифференциальный режим

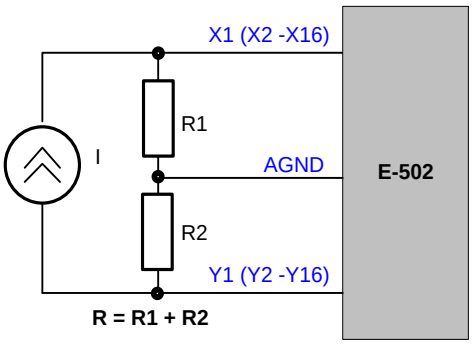


Установленный поддиапазон АЦП ±U должен соответствовать $U=I_{MAX}*R$, при этом источник тока должен иметь запас по напряжению не менее, чем U. Резистор R всегда необходимо располагать близко от входа АЦП. В любом случае, резистор R должен быть менее 50 Ом в многоканальном режиме на максимальной частоте коммутации.

6.1.7.3. Дифференциальный режим, смещённый потенциал источника тока относительно AGND



6.1.7.4. Дифференциальный режим, изолированный источник тока



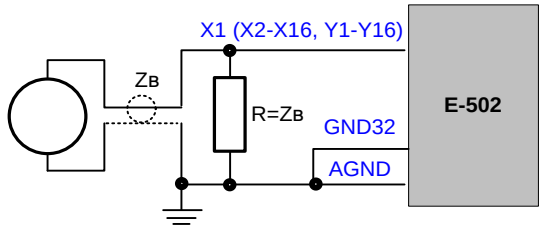
Только для поддиапазонов напряжений E-502: ± 2 В, ± 1 В, ± 0,5 В, ± 0,2 В

Установленный поддиапазон измерения АЦП ±U должен соответствовать $U=I_{MAX}*R$, при этом источник тока должен иметь запас по напряжению не менее, чем U. Резистор R всегда необходимо располагать близко от входа АЦП. Резисторы R, R1, R2 должны быть менее 50 Ом в многоканальном режиме на максимальной частоте коммутации. **|Uсм| ≤ 1 В**

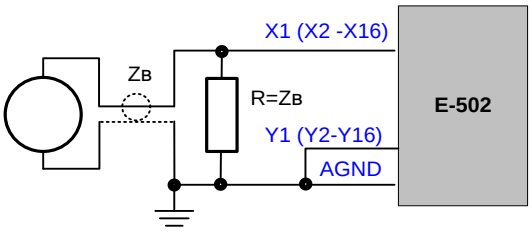
6.1.8. Согласованное подключение удалённых источников тока или напряжения через длинную линию с волновым сопротивлением Zв

(Если источник сигнала имеет выходное сопротивление, неравное Zв, то данные случаи соответствуют одностороннему согласованию длинной линии на стороне приёмника сигнала)

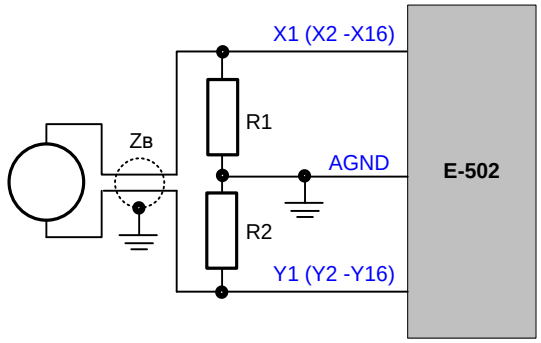
6.1.8.1. Режим “с общей землёй”



6.1.8.2. Дифференциальный режим



6.1.8.3. Дифференциальное подключение изолированного источника тока или напряжения



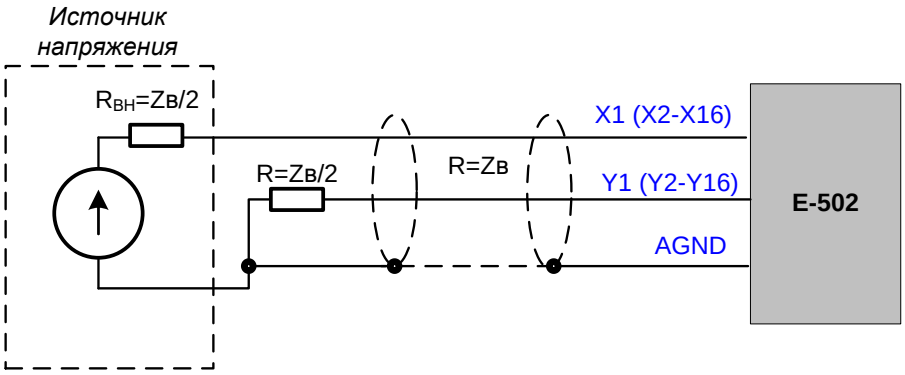
R1=R2

R1+R2 = Zв

Схема корректна только для следующих установленных поддиапазонов напряжений E-502:

± 2 В, ± 1 В, ± 0,5 В, ± 0,2 В

6.1.9. Согласованное подключение удалённого источника напряжения через парную длинную линию с волновым сопротивлением Zв с согласованием на стороне источника сигнала

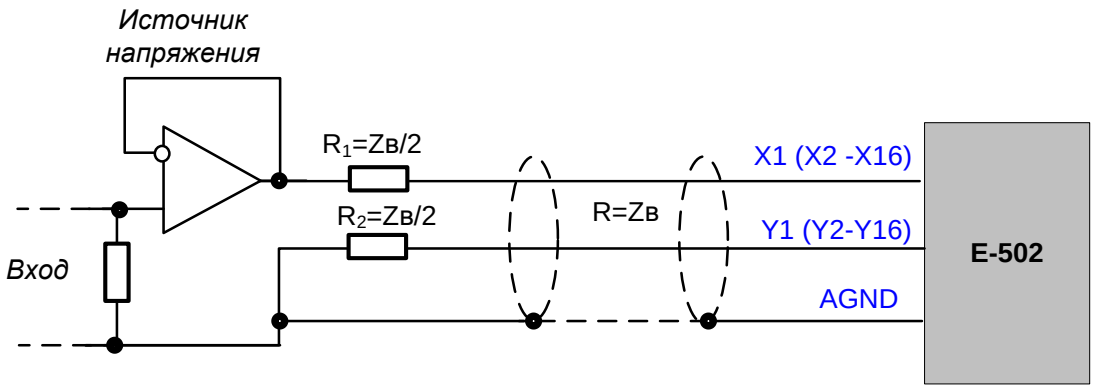


$R_{ВН}$ – внутреннее (выходное) сопротивление источника сигнала.

R – симметрирующий резистор на стороне источника сигнала.

Кабель должен быть парным (экранированные витые пары) с волновым сопротивлением проводных пар Zв.

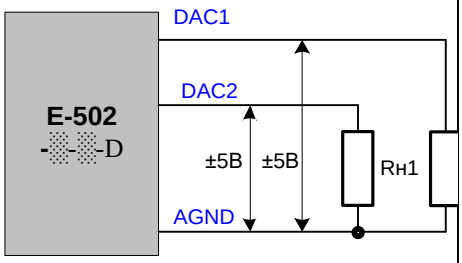
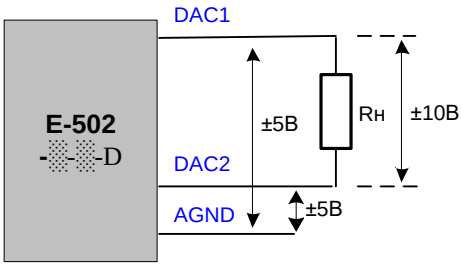
Ниже показан практический случай, когда в качестве удалённого источника напряжения выступает широкополосный операционный усилитель (обеспечивающий низкоомный выход напряжения в полосе частот до 10 МГц).



Для специалистов, знакомых с аналоговой схемотехникой:
Более детально о подобных способах подключения объяснено в статье [6] на сайте L-Card.

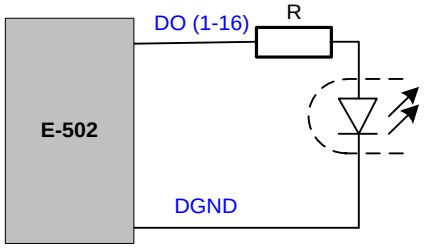
6.2. Подключение выходов ЦАП.

Для реализации функции ЦАП в E-502-▒-▒-D выходы DAC1 и DAC2 должны быть предварительно сконфигурированы джамперами, см. п. 2.2.1 на стр. 13

6.2.1. Режим “с общей землёй” 2-х канальный выход ±5 В	6.2.2. Одноканальный дифференциальный выход ±10 В
	 Дифференциальный выход ±10 В реализуется как разностное напряжение между выходами DAC1 и DAC2

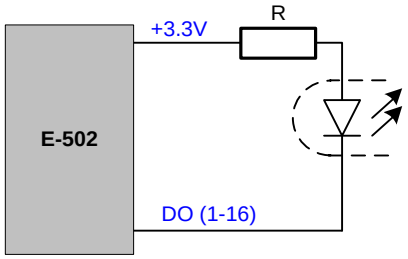
6.3. Подключение цифровых входов и выходов.

6.3.1. Подключение светодиода или входа оптрона. Вариант 1



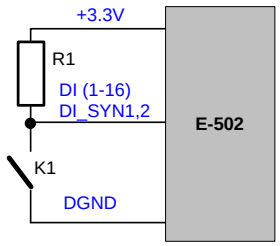
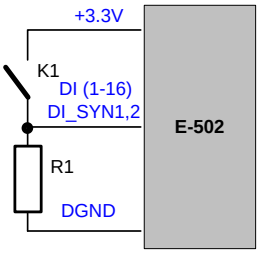
Светодиод светится при “логической единице” на выходе DO.

6.3.2. Подключение светодиода или входа оптрона. Вариант 2

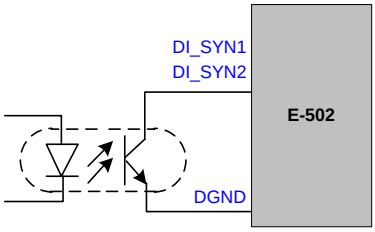


Светодиод светится при “логическом нуле” на выходе DO

6.3.3. Подключение контакта к цифровому входу

Вариант 1	Вариант 2
	
Разомкнутому контакту соответствует логическая единица. Рекомендуемый номинал резистора R1 от 3 до 5 кОм.	Разомкнутому контакту соответствует логический ноль. Рекомендуемый номинал резистора R1 от 3 до 5 кОм.

6.3.4. Подключение выхода оптрона к входу синхронизации

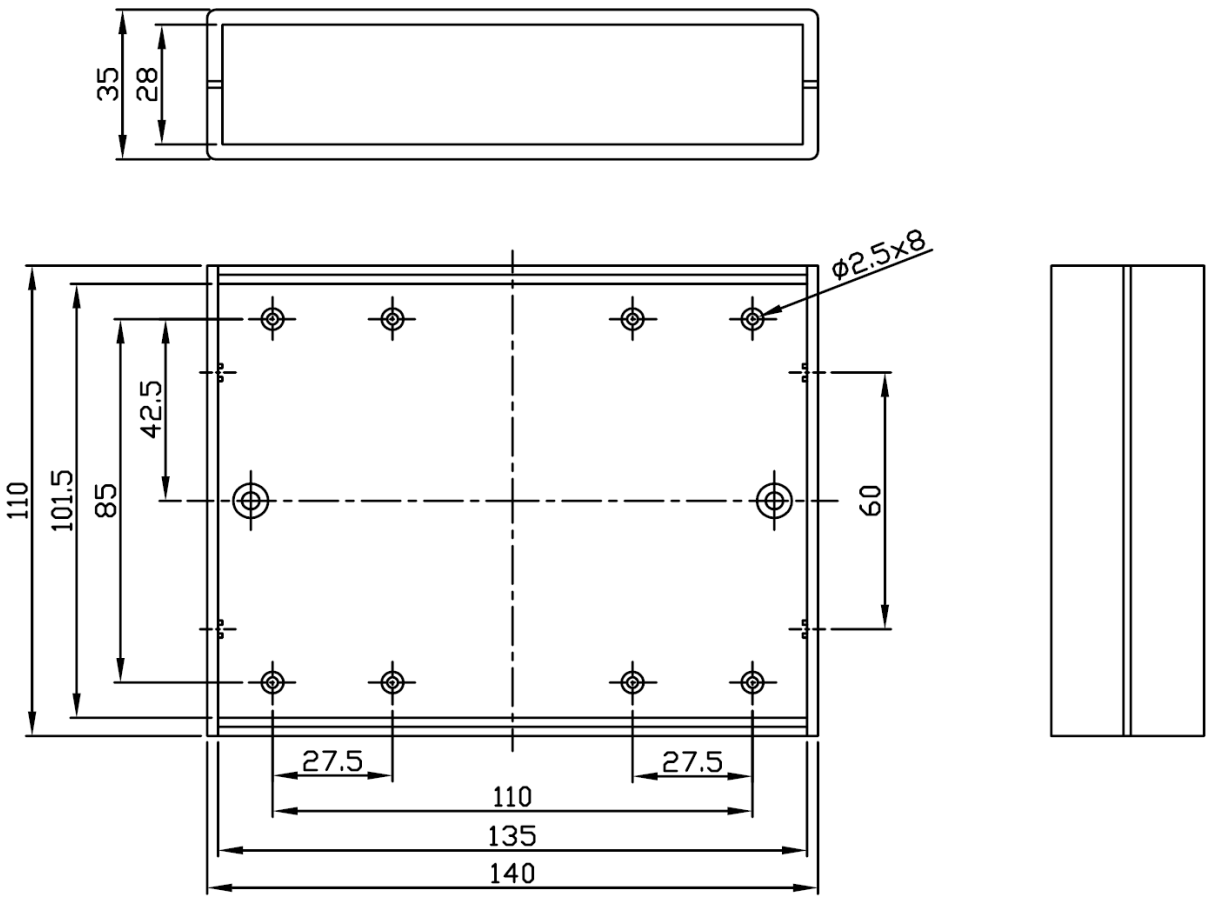


Цифровые входы DI_SYN1,2, которые могут быть использованы как входы синхронизации, адаптированы для прямого подключения выхода оптрона. Внутренняя резисторная подтяжка входа DI_SYN1,2 должна быть программно включена.

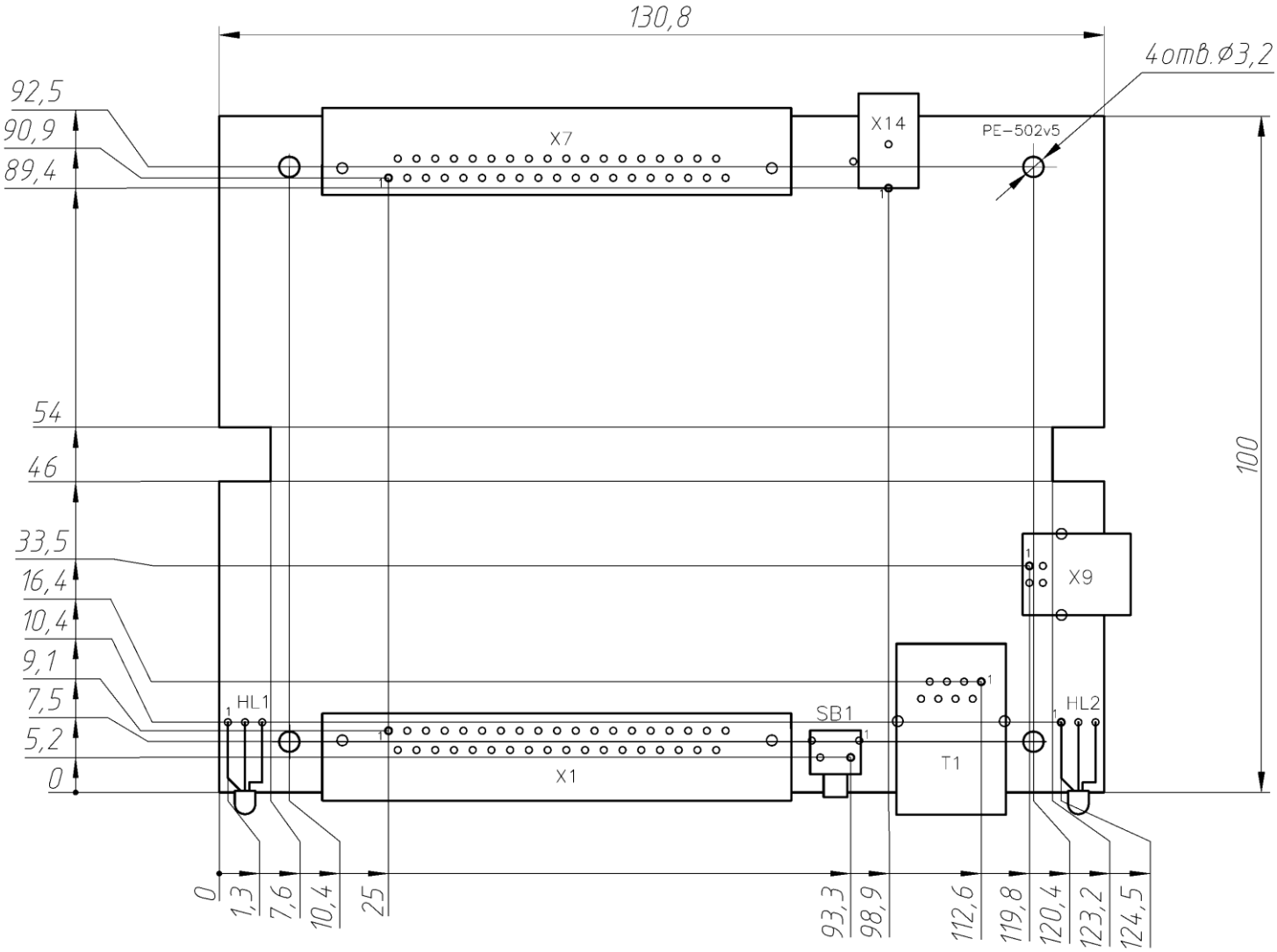
Глава 7. Конструктивные данные

Приводимые конструктивные данные могут быть необходимы для применения E-502 в качестве встраиваемого модуля в приборе или системе.

7.1. Чертёж корпуса



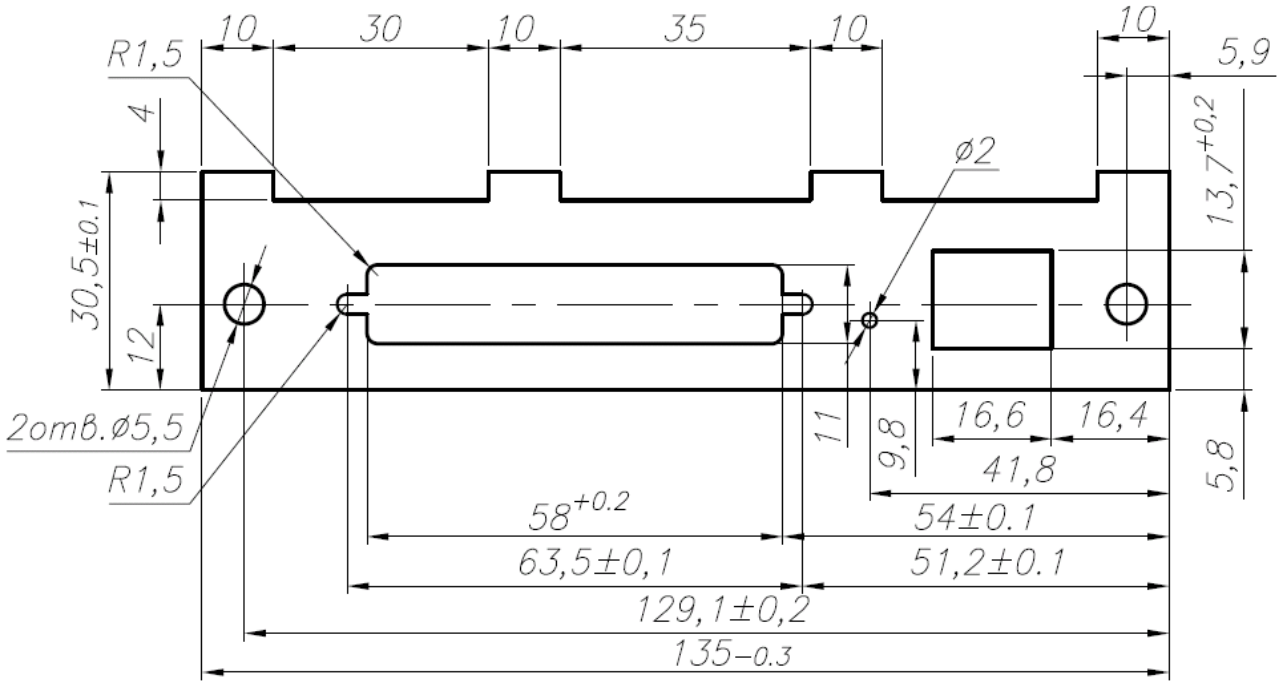
7.2. Чертёж печатной платы с привязками разъёмов.



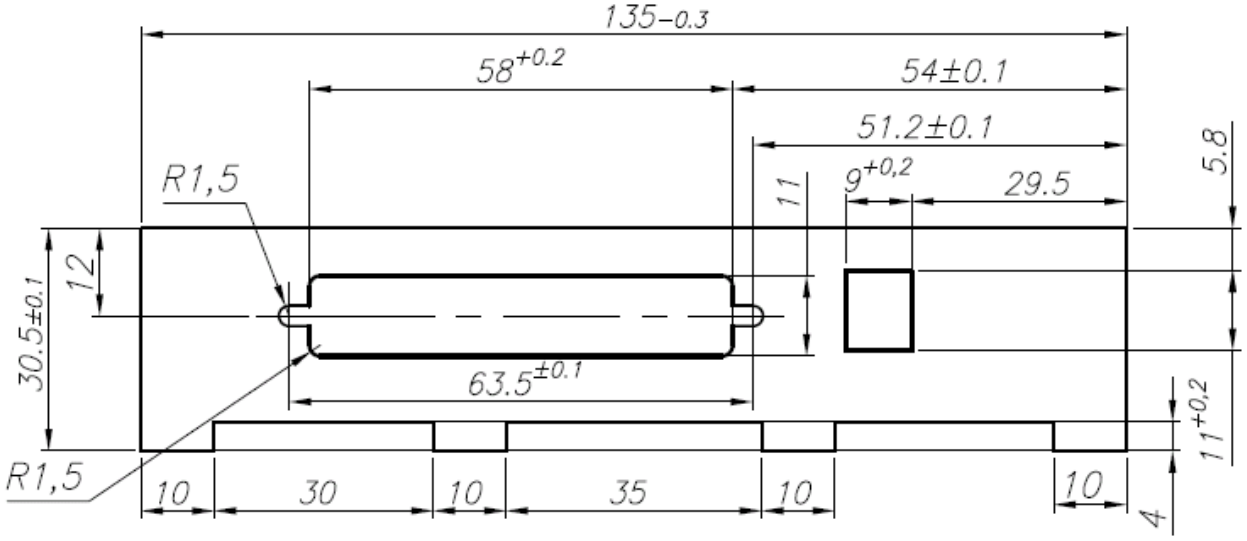
Примечания:

1. На чертеже привязка положений всех конструктивных элементов приводится относительно положения 1-го вывода элемента на плате. Для вычисления остальных размеров используйте чертежи (или модели) на соответствующие элементы, указанные ниже, от их компаний-производителей.
2. HL1, HL2 – LHG3392 (Ligitek).
3. X1 – DRB-37M (Connfly).
4. X7 – DRB-37F (Connfly).
5. T1 – 74990112116A (Wurth).
6. X9 – DUSB-BRA42-T11 (Connfly).
7. SB1 – PTS645VH58 (ITT Industries).
8. X14 – DJK-02A (DCI).
9. Толщина платы 1,6 мм.
10. Примечание: диаметр 4-х отверстий с учётом металлизации не менее 3,05 мм.

7.3. Чертёж передней панели.



7.4. Чертёж задней панели.



Литература.

[1] Борисов А. В. L-502/E-502. Руководство программиста. – L-Card, 2013 – URL: http://www.lcard.ru/download/x502api.pdf

[2] Борисов А. В. L-502/E-502. Низкоуровневое описание программиста – L-Card, 2013 URL: http://www.lcard.ru/download/x502_low_level.pdf

[3] Гарманов А.В. Подключение измерительных приборов. Электросовместимость и помехозащита. - М.: L-Card, 2003 – URL: http://www.lcard.ru/articles/11

[4] Терминология по измерительным системам – раздел техподдержки на сайте L-Card – URL: http:/www.lcard.ru/lexicon

[5] Типичные вопросы и ответы (FAQ) - раздел техподдержки на сайте L-Card – URL: www.lcard.ru/support/faq

[6] Гарманов А.В. Буфер аналоговый активный для согласования с динамическим коммутатором входа АЦП – L-Card, 2019 – URL: http://www.lcard.ru/lexicon/adc_analog_buffer

Список таблиц.

Табл. 4-1: Разъём Analog 38
Табл. 4-2: Разъем Digital 42
Табл. 4-3 Предельно допустимые условия входов-выходов E-502 48
Табл. 4-4 Предельно допустимые сквозные токи по цепям общих проводов: 49

Список иллюстраций

Рис. 1-1. Система обозначений модуля E-502 6
Рис. 1-2. Вид спереди (на переднюю панель) 9
Рис. 1-3. Вид сзади (на заднюю панель) 9
Рис. 2-1. Внутренняя конфигурация 11
Рис. 3-1. Иллюстрация кадрового принципа получения данных АЦП 20
Рис. 3-2. Структура системы синхронизации в E-502 23
Рис. 3-3. Принцип получения данных АЦП (детально) 25
Рис. 3-4. Относительные задержки в каналах АЦП, ЦАП и каналов цифрового ввода-вывода 27
Рис. 3-5. Функциональная схема 33
Рис. 4-1: Внутреннее соединение цепей “общих проводов” в E-502. 36
Рис. 4-2: Расположение цепей “общих проводов” на плате E-502 37
Рис. 4-3: Разъём Analog 38

Рис. 4-4: Разъём Digital 41
Рис. 4-5: Схема синхронизации ведущий-ведомый 44
Рис. 4-6: Схема синхронизации “ведущий – два ведомых” 44
Рис. 4-7: Пример схемы синхронизации двумя цепями 45
Рис. 4-8: Пример группированного соединения цифровых линий: три шины по 8 бит. 45
Рис. 4-9: Разъём питания: маркировка (слева), назначение контактов (справа) 46
Рис. 4-10. Детализация сигналов на разъёмах JTAG Blackfin JTAG ARM и UART0 47

Оглавление

ГЛАВА 1. ОБЩЕЕ ЗНАКОМСТВО.....5

1.1. Информация для заказа.....7
1.1.1. Комплект поставки 8

1.2. Внешний вид и основные элементы конструкции.....9

ГЛАВА 2. ИНСТАЛЛЯЦИЯ И НАСТРОЙКА. 10

2.1. Конфигурация E-502 “по умолчанию”. 10

2.2. Элементы внутренней конструкции и конфигурация E-502. 11
2.2.1. Конфигурация выходов ЦАП разъёма Analog (DAC1/+15V/AGND/NC и DAC2/-15V/DGND/NC) 13
2.2.2. Конфигурация разрешения активного состояния цифровых выходов DO1…DO16 на разъёме Digital.....13

2.3. Функции светодиодов состояния на передней панели. 13
2.3.1. Светодиод LED1. 13
2.3.2. Светодиод LED2. 14
2.3.3. Светодиоды Link и Activity (на разъёме LAN) в модификациях E-502-P-EU. 14

2.4. Функции кнопки RESET. 15

2.5. Серийный номер. Номер версии E-502. Идентификация модуля в многомодульной конфигурации 15

2.6. Использование E-502 в составе пользовательских систем. 15

2.7. Установка ПО.....15

2.8. Конфигурация интерфейса Ethernet 16

ГЛАВА 3. УСТРОЙСТВО И ПРИНЦИП РАБОТЫ E-502. 17

3.1. Соглашения.....17
3.1.1. Соглашение по нумерации.....17
3.1.2. Допущение по понятию “частота” 17

3.2. Введение (общие сведения). 17

3.3. Принцип работы 19
3.3.1. Опорная частота.....19
3.3.2. Канал АЦП 19
3.3.3. Канал цифрового ввода. 21
3.3.4. Каналы цифрового вывода и ЦАП. 21
3.3.5. Общий принцип синхронизации в E-502.....21

3.3.6. Настройка соотношения между временем установления сигнала и разрешением для каждого канала АЦП.....24
3.3.7. Относительные коммутационные задержки в каналах АЦП. 26
3.3.8. Относительные задержки каналов АЦП, ЦАП и каналов цифрового ввода-вывода. 27
3.3.9. Задержки сигналов межмодульной синхронизации. 29
3.3.10. Задержки сигналов внешней синхронизации старта и частоты преобразования от входов DI_SYN1, DI_SYN2.....29
3.3.11. Задержки сигнала синхронизации старта сбора данных со входа DI_SYN1 (DI_SYN2), когда сигнал частоты преобразования не подан на вход DI_SYN2 (DI_SYN1). ..31
3.3.12. Задержки сигнала синхронизации старта сбора данных от ведущего модуля (от входа START_IN), когда сигнал частоты преобразования не подан от ведущего модуля. 31

3.4. Принцип работы и функциональная схема.....33

3.5. Все функциональные отличия E-502 от L-502. 35

ГЛАВА 4. ПОДКЛЮЧЕНИЕ СИГНАЛОВ. 36

4.1. Цепи DGND, AGND 36

4.2. Цепи GND, 0 V, GND_USB, CHASSIS 36

4.3. Расположение цепей DGND, AGND, GND, 0 V, GND_USB, CHASSIS на плате 37

4.4. Описание разъёмов E-502. 38
4.4.1. Разъём *Analog*. 38
4.4.2. Разъём Digital. 41
4.4.3. Разъём питания. 46
4.4.4. Разъём USB. 46
4.4.5. Разъём LAN (Ethernet). 46
4.4.6. Внутренние разъёмы E-502. 47

4.5. Предельно допустимые условия на входах-выходах сигнальных линий. 48

4.6. Рабочий диапазон напряжений входа АЦП 50

4.7. Необходимые условия корректного подключения и корректных настроек входа АЦП E-502. 52
4.7.1. Физические причины возможных проблем 52
4.7.2. Условия корректного подключения и настроек E-502. 52

4.8. Расчёт общей мощности нагрузки выходных цепей E-502 54

ГЛАВА 5. СПЕЦИФИКАЦИИ. 56

5.1. АЦП 56
5.1.1. Пределы допускаемой относительной основной погрешности измерений напряжения переменного тока 57

5.1.2. Собственный входной шум АЦП. 58
5.1.3. Межканальное прохождение АЦП. 58

5.2. ЦАП. 59
5.2.1. Погрешность воспроизведения напряжения переменного тока 59

5.3. Цифровые входы. 60

5.4. Цифровые выходы 61

5.5. Синхронизация в E-502 61

5.6. Характеристики стандартных интерфейсов. 62

5.7. Система питания и гальванической развязки. 63

5.8. Конструктивные характеристики. 64

5.9. Условия окружающей среды. 64
5.9.1. Нормальные условия 64

– атмосферное давление, кПа 64
5.9.2. Рабочие условия применения 64

По устойчивости при климатических воздействиях преобразователи, кроме исполнений с буквенным индексом I, соответствуют ГОСТ 22261, группа 3 с расширенным диапазоном рабочих температур: 64

По устойчивости при климатических воздействиях преобразователи исполнений с буквенным индексом I соответствуют ГОСТ 22261, группа 4 с расширенным диапазоном рабочих температур: 64

ГЛАВА 6. ПРИМЕРЫ ПОДКЛЮЧЕНИЯ. 65

6.1. Подключение входов АЦП. 65
6.1.1. Подключение к входу АЦП однофазного источника напряжения 65
6.1.2. Подключение к входу АЦП до 16-ти дифференциальных источников напряжения 68
6.1.3. Подключение к входу АЦП для случая, когда общий провод источников сигнала имеет потенциал смещения **Uсм не более ± 1 В** относительно цепи AGND. 69
6.1.4. Измерение падения напряжения на участке цепи в дифференциальном режиме (до 16-ти каналов) 70
6.1.5. Дифференциальное подключение обмотки трансформатора (дросселя) со средней точкой и смещённым потенциалом относительно AGND 70
6.1.6. Пример смешанного подключения источников напряжения “с общей землёй” и дифференциальных. 70
6.1.7. Подключение источника тока ко входу АЦП 71
6.1.8. Согласованное подключение удалённых источников тока или напряжения через длинную линию с волновым сопротивлением Zв 72

6.1.9. Согласованное подключение удалённого источника напряжения через парную длинную линию с волновым сопротивлением Zв с согласованием на стороне источника сигнала 73

6.2. Подключение выходов ЦАП. 74
6.2.1. Режим “с общей землёй” 2-х канальный выход ±5 В 74
6.2.2. Одноканальный дифференциальный выход ±10 В 74

6.3. Подключение цифровых входов и выходов. 75
6.3.1. Подключение светодиода или входа оптрона. Вариант 1 75
6.3.2. Подключение светодиода или входа оптрона. Вариант 2 75
6.3.3. Подключение контакта к цифровому входу 75
6.3.4. Подключение выхода оптрона к входу синхронизации 76

ГЛАВА 7. КОНСТРУКТИВНЫЕ ДАННЫЕ 77

7.1. Чертёж корпуса 77

7.2. Чертёж печатной платы с привязками разъёмов. 78

7.3. Чертёж передней панели 79

7.4. Чертёж задней панели. 79